

03 MAR 2005

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年1月6日 (06.01.2005)

PCT

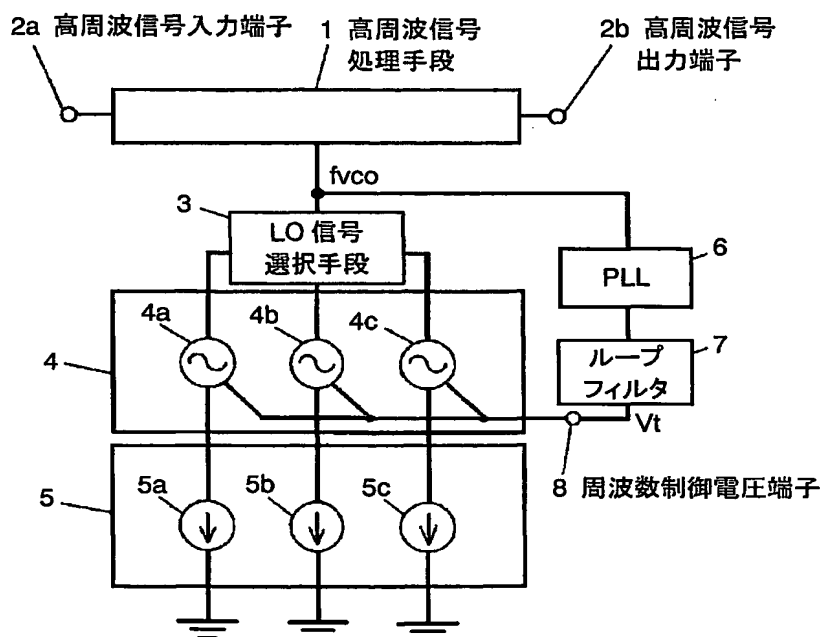
(10) 国際公開番号
WO 2005/002056 A1

- (51) 国際特許分類⁷: H03L 7/18, 7/10, 7/099, H04B 1/26 (72) 発明者; および
(21) 国際出願番号: PCT/JP2004/009287 (75) 発明者/出願人 (米国についてのみ): 藤井 健史 (FUJII, Takeshi). 足立 憲司 (ADACHI, Kenji). 尾関 浩明 (OZEKI, Hiroaki). 岩井田 峰之 (IWAIDA, Mineyuki).
(22) 国際出願日: 2004年6月24日 (24.06.2004) (74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
(25) 国際出願の言語: 日本語 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, (26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2003-184169 2003年6月27日 (27.06.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).

[続葉有]

(54) Title: VCO DEVICE

(54) 発明の名称: VCO装置



- 2a...HIGH-FREQUENCY SIGNAL INPUT TERMINAL
1...HIGH-FREQUENCY SIGNAL PROCESSING MEANS
2b...HIGH-FREQUENCY SIGNAL OUTPUT TERMINAL
3...LO SIGNAL SELECTION MEANS
7...LOOP FILTER
8...FREQUENCY CONTROL VOLTAGE TERMINAL

(57) Abstract: There is provided a VCO (voltage control oscillation circuit) device used for a radio device such as a television broadcast receiver. The VCO device has a broad band of oscillation frequency and can be realized with a low power consumption. A VCO circuit group (4) oscillates a signal of frequency corresponding to a control voltage (V_t) applied to a frequency control voltage terminal (8). LO signal selection means (3) selects a desired output signal from the VCO circuit group (4). A PLL (6) divides the local signal (f_{vco}) selected by the LO signal selection means (3), makes comparison with the phase of a reference signal, and outputs a signal converted from the phase difference. A loop filter (7) smoothes the output signal of the PLL (6), outputs the control voltage (V_t) as a frequency control voltage, and outputs the local signal selected by the LO signal selection means (3) to high-frequency signal processing means (1).

(57) 要約: テレビジョン放送受信機等の無線装置に用いられるVCO (電圧制御発振回路) 装

置に関する。発振周波数が広帯域にわたり、かつ低消費電力化が実現できるVCO装置を提供する。VCO回路群(4)は、周波数制御電圧端子(8)に印加され

[続葉有]



NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

る制御電圧 (V_t) に応じた周波数の信号を発振する。LO信号選択手段 (3) はVCO回路群 (4) の中から所望の出力信号を選択する。PLL (6) は、LO信号選択手段 (3) で選択された局部信号 (f_{vco}) を分周して基準信号との位相を比較し位相差から変換した信号を出力する。ループフィルタ (7) は、PLL (6) の出力信号を平滑して周波数制御電圧である制御電圧 (V_t) を出力し、LO信号選択手段 (3) で選択された局部信号を高周波信号処理手段 (1) へ出力する。

明細書

VCO装置

5 技術分野

本発明は放送用受信機、通信用送受信機に搭載されるVCO（電圧制御発振回路）装置に関し、特に発振周波数が広帯域にわたるVCO装置に関するものである。

背景技術

- 10 VCO装置はたとえば、放送用受信機や通信用受信機に使用され、任意の高周波信号を選局するための局部周波数を作り出す回路として使用される。

FIG. 20は従来のVCO装置の回路ブロック図である。FIG. 20において、VCO回路群104は周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する。電源流回路105は、VCO回路群104の一構成素子である発振トランジスタ（図示せず）の
15 駆動電流を設定する。信号選択手段103はVCO回路群104の出力信号を選択し局部信号出力端子に局部信号 f_{vco} を出力する。PLL106は、信号選択手段103で選択された局部信号 f_{vco} を分周して基準信号との位相を比較し位相差から変換した電圧信号を出力する。ループフィルタ107は、PLL106から取り出された出力信号を平滑して局部信号 f_{vco} の発振周波数を制御する制御電圧 V_t を出力する。

- 20 携帯電話機を有した移動体受信器においては、VCO回路群104に示すように発振周波数範囲が異なる複数個のVCO回路104a、104b及びVCO回路104cを準備することは有用である。なぜならば、移動体受信機に搭載されるICの小型化や低消費電力化を実現するためにも、また低電源電圧で正常な動作を確保するためにも、また、広い周波数範囲で良好な位相雑音特性を得るためにも好適な回路構成であるからである。

FIG. 21はVCO回路104a, 104b及びVCO回路104cに供給される周波数制御電圧 V_t とその発振周波数との関係を示す。特にテレビジョン用放送受信機などの周波数範囲の広い高周波信号を第1のIF信号に周波数変換するには、VCO回路も同様に周波数範囲の広い局部信号を発振させる必要がある。局部信号の発振周波数を広帯域にわたって満足させるためにVCO回路104aは局部信号の低域周波数を発振周波数範囲としての役割を担う。また、VCO回路104bは局部信号の中域周波数を発振範囲として、VCO回路104cは局部信号の高域周波数を発振範囲としてそれぞれ担っている。こうしたVCO回路の役割分担により、所定の周波数範囲を発振させて所望の電気的特性を得ている。

なお、この種に関連する先行技術としては、例えば、日本公開特許、特開平9-10275

2号公報に紹介されている。

しかしながら、従来のVCO装置を用いて発振周波数範囲の広帯域化を図る場合においては、FIG. 22に示すようにVCO回路104a, 104b及びVCO回路104cのオフセット周波数と位相雑音の特性関係から明らかなように局部信号の低域側周波数を担うVCO回路104aが発振する信号はVCO回路104bおよびVCO回路104cに対して比較的小さな位相雑音になる。

これは、VCO回路に内蔵される共振回路のQ (Quality factor) が周波数特性に依存するからである。発振周波数が高域になるに従って回路の信号配線のインピーダンスや信号配線にもたらされる浮遊容量が無視できなくなりQが低下する。共振回路のQが低下すると一般に位相雑音が大きくなる。

FIG. 20に示すように、従来のVCO装置はVCO回路104a, 104b及びVCO回路104cに用意された発振トランジスタ (図示せず) の電流を設定する電流源回路105は各VCO回路に共用されているか、または、各別に接続されている場合には電流はほぼ同じに設定されていた。

このよう構成においては電流源回路105の電流は周波数範囲が一番高く、低位相雑音化に不利なたとえばVCO回路104cが所望の特性を達成できるように電流が設定される。このた

め、比較的低位相雑音化に有利なVCO回路104a及びVCO回路104bは必然的に所望特性以下の位相雑音特性で動作することになる。VCO回路104a、VCO回路104bは所望の位相雑音を満足する。しかし、不所望である余分な電流を供給しなければならないので、消費電力の増加につながる。

- 5 携帯電話機を有した移動体端末機にVCO装置を搭載する場合には駆動用電源としてのバッテリーによって連続使用時間が制限される。このため、移動体端末機に搭載する放送用受信機および通信用送受信機の低消費電力化は非常に重要な課題である。

発明の開示

- 10 本発明は、発振周波数範囲の広帯域化と低消費電力化の両方が達成できるVCO装置とこれを用いた受信機を提供することを目的とする。

- 本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO (VOLTAGE CONTROLLED OSCILLATOR) 回路と、この複数個のVCO回路が有する発振トランジスタの各々の駆動
- 15 電流を各別に設定する電流源回路と、VCO回路の出力信号を切替える信号選択手段と、この信号選択手段で選択された局部信号を分周して基準信号との位相を比較し位相差から変換した出力信号を出力するPLLと、このPLLの出力信号を平滑して周波数制御電圧である制御電圧 V_t を出力するループフィルタとを有したVCO装置である。これによれば、個々のVCO回路の発振周波数に対する位相雑音の特性に応じて低消費電力化を実現することができる。

- 20 また、本発明のVCO装置は、VCO回路の中で発振周波数の範囲が一番高いVCO回路が発振する位相雑音と同等の位相雑音が得られる電流を他の複数のVCO回路の電流源回路の電流としたVCO装置である。これにより、特に低域側周波数を担うVCO回路を低消費電力化することができる。

- また本発明のVCO装置は、VCO回路を駆動する電流源回路の電流を可変電流源回路としたVCO装置である。これによれば、温度変化や電源電圧変動といったいわゆる動作環境
- 25

の変動や、異なる所望特性の通信規格の切替えに応じて位相雑音を補正し、良好な通信特性を得ることができる。

また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振し、発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の
5 各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路のいずれか1つから出力される局部信号と、高周波信号入力端子から入力された受信信号とを混合する高周波信号処理手段と、VCO回路群から出力される発振周波数に応じて可変電流源回路の電流を切替える電流制御手段とを有したVCO装置である。

こうした構成は、VCO回路に構成された共振回路素子のQや寄生容量等の周波数特性によ
10 って変動する位相雑音を発振トランジスタの駆動電流で補正することができる。これによって、広帯域な周波数範囲にわたってより一定の位相雑音性能を得ることができる。

また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の
各々の駆動電流を各別に設定する電流源回路を有したVCO装置において、周波数制御電圧端子
15 に印加される制御電圧 V_t に応じて発振する周波数の範囲の一部が重複するように個々のVCO回路の共振回路が設定されたVCO装置である。

個々のVCO回路を構成するそれぞれの共振回路に相対的なばらつきが発生し、個々のVCO回路で設定した発振周波数範囲が高周波数の方向／低周波数の方向へ相反してばらついた場合においても所望の発振周波数の範囲を連続して可変することができる。

20 また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する電流源回路を有したVCO装置において、周波数制御電圧端子に印加される制御電圧 V_t の変化と、この制御電圧 V_t に応じた発振周波数の変化からなる発振感度が個々のVCO回路でほぼ同等となるように個々のVCO回路の共振回路を設定したVCO
25 装置である。制御電圧 V_t による可変容量素子の容量変動が大きくなり、結果として発振周波数

変動が大きくなることによる位相雑音への影響を個々のVCO回路で同等とすることで、広帯域な周波数範囲にわたってより一定の位相雑音性能を得ることができる。

また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の
5 各々の駆動電流を各別に設定する電流源回路と、VCO回路の出力側に接続され、かつ、高周波入力信号選択手段の出力側に接続されたMIX回路（MIX回路は、周波数の異なる2つの信号を乗算して出力する回路）を含む高周波信号処理手段と、VCO回路の出力信号を切替える信号選択手段と、この信号選択手段で選択された局部信号を分周して基準信号との位相を比較し位相差から変換した電圧信号を出力するPLLと、このPLLの出力信号を平滑して発振周波数を
10 制御する制御電圧 V_t を出力するループフィルタからなるVCO装置である。

こうした構成によって、広帯域にわたる発振周波数範囲を有するVCO回路の出力信号が接続されるMIX回路を複数個のMIX回路とし、個々のMIX回路で信号処理する周波数帯域を異なる範囲とすることができる。MIX回路を広帯域化する際に問題となる消費電流の増加を排除できるので低消費電力化が実現できるとともに良好な通信特性を得ることができる。

15 また本発明のVCO装置は、高周波入力信号選択手段に複数個の低雑音増幅器（LOW NOISE AMPLIFIER；以下LNAと称する）を接続したVCO装置である。

これによって、複数個のLNAそれぞれに電源オン・オフ機能を有するならば所望の高周波入力信号を選択することができる。また、LNAを広帯域化する際に問題となる消費電流を増加させることなく低消費電力で良好な通信特性を得ることができる。

20 また本発明のVCO装置は、高周波入力信号選択手段を複数個のLNAおよびBPF（BAND PASS FILTER）回路で構成したVCO装置である。

複数個のLNAは電源オン・オフ機能を有し、またBPF回路には周波数選択可能な同調機能を有することで高周波入力信号を選択可能とする。また、受信する電波状況において高周波入力信号に妨害波が含まれ、特に妨害波の電界強度が強い場合はBPF回路でこの妨害波を減衰させることで良好な通信特性を得ることができる。
25

また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路から出力される局部信号と、高周波信号入力端子から入力された受信信号とを混合する高周波信号処理手段と、高周波信号処理手段から出力されるアナログ信号をデジタル復調処理し受信特性を判定する受信特性判定手段と、この受信特性判定手段から出力されるデジタル信号に応じた電圧もしくは電流を出力して可変電流源回路の電流を切替える電流制御手段を有したVCO装置である。

搭載する送受信機システムの通信状態の変動に応じて位相雑音を補正することができ、良好な通信特性が得ることができる。

- 10 また本発明のVCO装置は、周波数制御電圧端子に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路から出力される局部信号と、高周波信号入力端子から入力された受信信号とを混合する高周波信号処理手段と、高周波信号処理手段から出力されるアナログ信号をデジタル復調処理しデジタル変調方式を判定するデジタル変調方式判定手段と、このデジタル変調方式判定手段から出力されるデジタル信号に応じた電圧もしくは電流を出力して可変電流源の電流を切替える電流制御手段を有したVCO装置である。
- 15

搭載する送受信機システムが対応する放送規格や通信規格が複数のデジタル変調方式を併用する場合は、これらのデジタル変調方式で決定する振幅や位相軸上の多重度に反して低消費電力化が実現できる。

20

図面の簡単な説明

- FIG. 1は、本発明のVCO装置に係る回路ブロック図、FIG. 2は本発明のVCO回路の位相雑音と駆動電流との関係を示す特性図、FIG. 3は本発明のVCO装置に係る他の実施の形態の回路ブロック図、FIG. 4は本発明に係るVCO装置の他の実施の形態の回路プロ
- 25

- ック図、FIG. 5は一般的な共振回路を用いたVCO装置のブロック図、FIG. 6はICプロセスによるばらつきが無視できる場合の発振周波数範囲を示す図、FIG. 7はICプロセスによるばらつきが無視できない場合の発振周波数範囲を示す図、FIG. 8は発振感度を複数個のVCO回路で一定としない場合の発振周波数範囲を示す図、FIG. 9は発振感度を複数個のVCO回路で一定とした場合の発振周波数範囲を示す図、FIG. 10は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 11は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 12は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 13は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 14は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 15は本発明に係るVCO回路における位相雑音と駆動電流との相関図、FIG. 16は本発明に係る可変電流源回路の電流を調整する動作一例を示すフローチャート、FIG. 17は本発明に係るVCO装置の他の実施の形態の回路ブロック図、FIG. 18は本発明に係るデジタル変調方式に対応するVCO回路の所望位相雑音と電流の相関図、FIG. 19は本発明に係るデジタル変調方式に応じて電流を調整する動作一例を示すフローチャートである。
- FIG. 20は従来のVCO装置の回路ブロック図、FIG. 21は従来のVCO装置における制御電圧と発振周波数の特性関係図、FIG. 22は従来のVCO装置におけるオフセット周波数と位相雑音の特性関係図を示す。

発明を実施するための最良の形態

- 以下、本発明の実施の形態について説明する。

(実施の形態1)

FIG. 1は本発明のVCO装置に係る一例を示すブロック図である。

本発明に係るVCO装置は、高周波信号処理手段1を有する。高周波信号処理手段1はたとえば、携帯電話機のような移動体端末機に搭載される送受信回路に適用することができる。高周波信号処理手段1には高周波信号入力端子2a、高周波信号出力端子2bが備え付けられている。

また、本発明のVCO装置はVCO回路群4を有する。VCO回路群4は、周波数制御電圧端子8に印加される制御電圧 V_t に応じた周波数の信号を発振する。LO信号選択手段3はVCO回路群4の中から所望の出力信号を選択する。PLL6は、LO信号選択手段3で選択された局部信号 f_{vco} を分周して基準信号との位相を比較し、両者の位相差から変換した電圧信号を出力する。ループフィルタ7は、PLL6の出力信号を平滑して局部信号 f_{vco} の発振周波数を制御するための制御電圧 V_t を出力し、LO信号選択手段3で選択された局部信号 f_{vco} を高周波信号処理手段1へ出力する。

さて、移動体端末機には一般的に小型化、低消費電力化が要求されている。したがって、移動体端末機に搭載されるVCO装置にも当然のことながら小型化、低消費電力化が要求される。

10 また、VCO装置は一般的にIC化されているのが一般的である。このため、ICパッケージの小型化や低電源電圧でも正常に作動することができるICが要求されている。

FIG. 1に示した本発明のVCO回路群4は広帯域な周波数範囲を受信または送信するために好適である。VCO回路群4はVCO回路4a、VCO回路4b及びVCO回路4cの3つのVCO回路を有する。これらの3つのVCO回路それぞれには所定の周波数範囲を発振する、

15 いわゆる発振トランジスタ（図示せず）が構成されている。

電流源回路群5は、電流源回路5a、電流源回路5b及び電流源回路5cを有する。電流源回路5aはVCO回路4aを駆動するために供されている。同様に、電流源回路5bはVCO回路4bを、電流源回路5cはVCO回路4cをそれぞれ駆動するために供される。電流源回路5a、電流源回路5b及び電流源回路5cは互いに異なる電流の値に設定されている。すなわち、

20 互いに異なる周波数範囲を発振するように役割、機能が分担されている。

こうした構成をもった本発明のVCO装置は、発振周波数範囲が異なる個々のVCO回路の発振周波数に対する位相雑音特性に応じて各別に電流を設定して動作させることができる。これにより、周波数特性や機器所望の特性に応じて個々のVCO回路の位相雑音の最適値を設定することができる。

F I G. 2は上記位相雑音と、電流源回路5 a, 5 b及び5 cそれぞれに対応する電流A, B及びCとの関係を示した図である。

発振周波数の範囲が異なる3つのVCO回路、すなわち、低域側周波数を担うVCO回路4 a、中域周波数を担うVCO回路4 b及び高域側周波数を担うVCO回路4 cと、これらを駆動するそれぞれの電流源回路5 a, 電流源回路5 b及び電流源回路5 cに設定された電流A, B及びCの値と位相雑音との関係を示す。

こうしたVCO回路は回路のインピーダンスや浮遊容量に影響されることを是認しなければならない。特に高域側周波数を担うVCO回路4 cはその影響を最も受けやすい。言い換えれば低位相雑音化には低域側周波数を担うVCO回路ほど、有利であり、また電流源回路の電流を削減することも可能であり好ましい。

(実施の形態2)

F I G. 3は本発明に係るVCO装置の他の構成の一例を示すブロック図である。F I G. 1に示した実施の形態1の構成要素と同一または対応する構成要素には同一の符号を付与した。

VCO回路群4の構成は実施の形態1 (F I G. 1)と同じである。すなわち、発振周波数範囲が異なるVCO回路4 a, VCO回路4 b及びVCO回路4 cを有する。VCO回路群4を駆動するために電流源回路群9が備えられている。電流源回路群9は可変電流源回路9 a, 可変電流源回路9 b及び可変電流源回路9 cを有する。可変電流源回路9 aはVCO回路4 aを駆動するために供されている。同様に可変電流源9 bはVCO回路4 bを、電流源回路4 cはVCO回路4 cをそれぞれ駆動するために供されている。

F I G. 3に示したVCO装置はF I G. 1に示したものと電流源回路群9が可変電流源であることで相違する。その他の構成、すなわち、VCO回路群4, 高周波信号処理手段1, LO信号選択手段3, PLL 6およびループフィルタ7の構成はF I G. 1に示したものとほぼ同じであるので詳細な説明は省略する。

実施の形態2の説明のために用いられたF I G. 3に示した本発明のVCO回路装置は可変電流源回路9 cを有するものであるから、VCO回路4 a, 4 b及びVCO回路4 cが発振する

発振周波数に対する位相雑音特性だけでなく、温度や電源電圧などの周辺動作環境の変動や、通信規格により、すなわち周囲環境や通信方式、通信装置等の電気的特性に合わせて複数の所望特性を実現することができる。

(実施の形態3)

- 5 F I G. 4は本発明のVCO装置の他の構成の一例を示すブロック図である。実施の形態1を説明するために用いたF I G. 1及び実施の形態2を説明するために用いたF I G. 3の構成要素と同一または対応する構成要素には同一の符号を付与し詳細な説明は省略する。

F I G. 4は、電流源回路群9の可変電流源回路9 a、9 b及び9 cの各電流を局部信号発振周波数 f_{vco} に応じて制御するための電流制御手段1 3と、PLL回路9の分周比を設定してVCO回路で発振する周波数を制御する選局手段1 4を備えている点で、上記2つの実施の形態とは相違する。

電流制御手段1 3は、選局手段1 4から出力される分周比設定信号に応じて電流源回路群9の電流を制御する電圧または電流信号を出力する。これにより、VCO回路4 a、4 b及び4 cが有する発振トランジスタ（図示せず）の駆動電流を切替えることができる。

- 15 F I G. 4を用いて説明される実施の形態3の構成によれば広帯域な周波数範囲でも位相雑音をほぼ一定としたVCO装置を得ることができる。

(実施の形態4)

- F I G. 5は一般的な共振回路例を用いたVCO装置のブロック図である。特にVCO回路の具体的な回路構成を示している。また、発振周波数範囲の異なるVCO回路を2つ用意したものを例示した。VCO回路1及びVCO回路2は、並列接続された負性抵抗部(-R)、インダクタL、コンデンサCのLC並列共振により構成されている。

これらが並列接続された部分は電源電圧を供給されたトランジスタ等の電力を生成する能動素子を有した並列共振回路で、回路中の負性抵抗部(-R)は電力を生成するという主旨で通常の抵抗とは異なる。LC並列共振による共振周波数 f_{out} は次式で求めることができる。

$$f_{out} = 1 / 2\pi \left\{ \sqrt{L_{10} \cdot C_{total}} \right\}$$

ここで、 C_{total} は固定容量のコンデンサ C_{10} と C_{11} と、可変容量素子 C_{v20} による合成容量値のことである。FIG. 5に示した共振回路を構成した場合の C_{total} は次

5 式で表すことができる。

$$C_{total} = C_{10} \cdot \left\{ \frac{C_{11} \cdot C_{v20}}{C_{11} + C_{v20}} \right\}$$

共振周波数 f_{out} を変化させるにはその両端子間の電位差で容量が変化する可変容量素子 C_v が使われ、ループフィルタ7より出力される制御電圧 V_t によって可変容量素子の容量 C_v を制御して発振周波数 f_{out} を変化させることができる。

FIG. 6とFIG. 7は、FIG. 5に示した2つのVCO回路1、VCO回路2の発振周波数範囲を図示したものである。FIG. 6はVCO回路1及びVCO回路2を製造するICプロセスによるばらつきが無視できる場合の発振周波数範囲の一例を示す。FIG. 7はICプロセスによるばらつきが無視できない場合の発振周波数範囲の一例を示す。

15 ここで、FIG. 5に示したVCO装置が有するVCO回路1及びVCO回路2のそれぞれの共振周波数 f_{out1} と f_{out2} について具体例を用いて求める。可変容量素子 C_v の制御電圧 V_t を $V_1=1.0V$ 、 $V_2=2.0V$ とし、電圧 V_t を $V_1 \sim V_2$ の範囲で変化させたときのVCO回路1とVCO回路2の共振周波数の範囲は、

20 $L_{10}=5.5nH$ 、 $C_{10}=1.0pF$ 、 $C_{11}=20.0pF$ 、 $L_{20}=4.0nH$ 、 $C_{20}=1.0pF$ 、 $C_{21}=20pF$ 、 $C_{v10}=C_{v20}=2.0pF$ ($V_t=V_1=1.0V$ の時)

$C_{v10}=C_{v20}=1.0pF$ ($V_t=V_2=2.0V$ の時)

とすると、

VCO回路1： $1278MHz < f_{out1} < 1513MHz$

25 VCO回路2： $1499MHz < f_{out2} < 1801MHz$

となる。

すなわち、VCO回路1とVCO回路2とは周波数制御電圧端子8に印加される制御電圧 V_t に応じて発振周波数のうち一部の周波数範囲（1499MHzから1536MHz）が重複することになる。

- 5 次に、それぞれのVCO回路1及びVCO回路2の共振回路に構成するインダクタ L_{10} とインダクタ L_{20} のインダクタンス（H）に相対的なばらつきが4%（±2%）もしくは5%（±2.5%）発生したと仮定し、インダクタ以外は上記の条件とした場合のVCO回路1とVCO回路2の共振周波数の範囲である $f_{out1'}$ と $f_{out2'}$ は、インダクタンスの相対的なばらつきを4%（±2%）と仮定し、

10 $L_{10} = 5.61 \text{ nH} = 5.5 \text{ nH} \times 1.02$ （+2%のばらつき）

$$L_{20} = 3.92 \text{ nH} = 5.5 \text{ nH} \times 0.98$$
（-2%のばらつき）

とすると、

$$\text{VCO回路1: } 1266 \text{ MHz} < f_{out1'} < 1536 \text{ MHz}$$

$$\text{VCO回路2: } 1522 \text{ MHz} < f_{out2'} < 1829 \text{ MHz}$$

- 15 となる。

また、インダクタンスの相対的なばらつきを5%（±2.5%）と仮定し、

$$L_{10} = 5.64 \text{ nH} = 5.5 \text{ nH} \times 1.025$$
（+2.5%のばらつき）

$$L_{20} = 3.90 \text{ nH} = 5.5 \text{ nH} \times 0.975$$
（-2.5%のばらつき）

とすると、

20 $\text{VCO回路1: } 1263.0 \text{ MHz} < f_{out1'} < 1517.1 \text{ MHz}$

$$\text{VCO回路2: } 1518.1 \text{ MHz} < f_{out2'} < 1824.0 \text{ MHz}$$

となる。

すなわち、インダクタの相対的なばらつきが5%を超えると、VCO回路1とVCO回路2のどちらも出力できない周波数範囲である1517.1MHzから1518.1MHzができて

- 25 しまうことになる。

つまり、上記インダクタの相対的なばらつきによって、連続的に可変できない発振周波数ができてしまうため、複数個のVCO回路で構成されたVCO装置では、周波数制御電圧端子8に印加される制御電圧 V_t に応じた周波数信号を発振する発振周波数の範囲のうち一部を重複させる構成とする。

5 なお、実施の形態4においては、インダクタがばらついた場合の例について述べた。しかし、インダクタ以外の素子であるコンデンサや可変容量素子のばらつきについても同様のことが言える。このため、インダクタ、コンデンサ及び可変容量素子の複合的なばらつきを勘案して、複数個のVCO回路の発振周波数範囲の一部が重複するように、個々のVCO回路1及びVCO回路2の回路定数を決定する。

10 また、実施の形態4においては、1つの例としてインダクタの相対的なばらつきを4%、5%として発振周波数の範囲を述べた。しかし、ICプロセスによってばらつきの範囲は異なってくるので、そのばらつきの範囲に応じて、複数個のVCO回路の発振周波数の一部を重複させることも可能である。こうしたことは個々のVCO回路の設計事項の1つである。

また、実施の形態4においては、不平衡型発振回路を用いた例について説明した。もちろん、
15 差動増幅回路を用いた平衡型発振回路を用いてもよい。

また、実施の形態4においては、可変容量素子を用いたが、端子間の電位差によって容量値が可変できる素子であれば、別の素子を用いることも可能である。

さて、FIG. 8とFIG. 9は、VCO回路の発振感度を示す。FIG. 8は発振感度を複数個のVCO回路で一定にしない場合の発振周波数と制御電圧 V_t の関係を示す。FIG. 9
20 は発振感度を複数個のVCO回路でほぼ一定にした場合の発振周波数と制御電圧 V_t の関係を示している。FIG. 8は既に上記で求めた f_{out1} と f_{out2} の発振周波数と制御電圧 V_t の関係を示す。

FIG. 5に示したVCO回路1とVCO回路2は、コンデンサ ($C_{10}=C_{20}=1.0$ pF、 $C_{11}=C_{21}=20.0$ pF) と可変容量素子 ($V_t=V_1=1.0$ V時に $C_{v10}=C_{v20}=2.0$ pF、 $V_t=V_2=2.0$ V時に $C_{v10}=C_{v20}=1.0$ pF) を同一の構
25

成として、インダクタ10 (=5.5 nH) とインダクタ20 (=4.0 nH) の定数だけを変えて異なる周波数範囲を得ている。

ここで、VCO回路1の発振感度を、 $\Delta f_{out1} / \Delta V_t$ 、VCO回路2の発振感度を $\Delta f_{out2} / \Delta V_t$ とすると、

$$5 \quad \Delta f_{out1} / \Delta V_t = (f_{out1max} - f_{out1min}) / (2.0 - 1.0) = 302 \text{ MHz/V}$$

$$\Delta f_{out2} / \Delta V_t = (f_{out2max} - f_{out2min}) / (2.0 - 1.0) = 258 \text{ MHz/V}$$

となり発振感度は異なる。

- 10 発振感度の大きいVCO回路1の方が制御電圧 V_t の影響を受けやすく位相雑音は劣化しやすい。このため、広帯域にわたる周波数範囲で一定の位相雑音性能を得ることは難くなる。

FIG. 9は、複数個のVCO回路の発振感度をほぼ一定とした場合の発振周波数と制御電圧 V_t との関係を示す。VCO回路1とVCO回路2の発振周波数をそれぞれ f_{out1} と f_{out2} として表す。

- 15 個々の発振感度の調整には、インダクタ (L_{10} , L_{20}) とコンデンサ (C_{11} , C_{21}) を用いた。これら変更後の定数は、 $L_{10} = 5.3 \text{ nH}$, $L_{20} = 4.1 \text{ nH}$, $C_{11} = 45.0 \text{ pF}$, $C_{21} = 9.5 \text{ pF}$ である。

ここで、上記同様に定数調整後の発振感度を示す。VCO回路1の発振感度を $\Delta f_{out1} / \Delta V_t$ 、VCO回路2の発振感度を $\Delta f_{out2} / \Delta V_t$ とすると、

$$20 \quad \Delta f_{out1} / \Delta V_t = (f_{out1max} - f_{out1min}) / (2.0 - 1.0) = 274 \text{ MHz/V}$$

$$\Delta f_{out2} / \Delta V_t = (f_{out2max} - f_{out2min}) / (2.0 - 1.0) = 275 \text{ MHz/V}$$

となる。

上記から明らかなように、VCO回路1とVCO回路2の発振感度がほぼ一定となっているため、制御電圧 V_t による位相雑音への影響も一定となり、広帯域にわたる周波数範囲で、より一定の位相雑音性能を得ることができる。

なお、実施の形態4においては、説明の便宜上、可変容量素子を1素子だけを用い、さらに
5 狭い制御電圧の V_t (1.0V~2.0V) で発振周波数を制御する構成としたため発振感度は非常に高くなる。しかし、好ましくは発振感度を低くした方が良く、特に広帯域にわたって、周波数範囲を発振させる場合は、素子に印加する端子間の電位差によって容量値が可変できる素子を複数個並列に接続した構成を用いることによって発振感度を低くすることも可能である。

(実施の形態5)

10 FIG. 10はVCO装置の他の構成の一例を示すブロック図である。FIG. 1に示した実施の形態1の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明は省略する。

VCO回路群4は互いに発振周波数範囲が異なるVCO回路4a、VCO回路4b及びVCO回路4cを有する。LO信号選択手段3は、VCO回路4a、4b及び4cの3つの出力信号
15 (局部信号)の中から1つの局部信号を選択する。PLL6はLO信号選択手段3で選択された局部信号 f_{vco} を分周して基準信号との位相を比較し位相差から変換した電圧信号を出力する。

ループフィルタ7は、PLL6から出力された出力信号を平滑してVCO回路で発振する発振周波数を制御する制御電圧 V_t を生成する。ループフィルタ7から出力された制御電圧 V_t はVCO回路群4で発振される発振周波数を制御する。

20 FIG. 10に示した実施の形態5はさらに、複数個のMIX回路20a、MIX回路20b及びMIX回路20cからなるMIX回路群を有する。これら複数個のMIX回路の一方の入力は高周波入力信号選択手段21の出力側に接続されている。また、複数個のMIX回路の他方の入力はVCO回路4a、VCO回路4b及びVCO回路4cの出力側にそれぞれ接続されている。複数個のMIX回路20a、MIX回路20b及びMIX回路20cそれぞれの出力側は高
25 周波出力信号選択手段22に接続されている。

こうした構成によれば、発振周波数範囲の異なる複数個のVCO回路と各別に接続された個々のMIX回路で信号処理する周波数帯域はテレビジョン放送を代表とする広帯域な範囲とすることなく、この広帯域な範囲を分割した内の一部を信号処理帯域としたMIX回路とすることで、MIX回路を広帯域化する際に問題となる消費電流を増加させることなく低消費電力で良好な通信特性を得ることができる。

(実施の形態6)

FIG. 11はVCO装置の他の構成の一例を示すブロック図である。FIG. 10に示した実施の形態5の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明は省略する。

VCO回路群4は、発振周波数範囲が異なるように構成した、VCO回路4a、VCO回路4b及びVCO回路4cを有する。また、電流源回路9を有する。電流源回路9は可変電流源回路9a、可変電流源回路9b及び可変電流源回路9cで構成されている。可変電流源9aはVCO回路4aの駆動電流源である。同様に、可変電流源9b、可変電流源9cはVCO回路4b、VCO回路4cを駆動するために各別に接続された電流源である。

可変電流源回路9a、9b及び可変電流源回路9cの電流を各別に調整し、VCO回路4a、4b及びVCO回路4cを作動させるならば発振周波数に対する位相雑音特性だけでなく、温度や電源電圧などの作動環境の変動や、通信規格により異なる複数の所望特性をもったVCO装置を得ることができる。

(実施の形態7)

FIG. 12はVCO装置の他の構成の一例を示すブロック図である。FIG. 11に示した実施の形態6の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明は省略する。

高周波信号入力端子2aにはLNA群23が接続されている。LNA23群は周波数帯域の異なるLNA23a、LNA23b及びLNA23cを有し、これら複数個のLNAのそれぞれ

の出力信号を同じく信号処理する周波数帯域の異なるM I X回路2 0 a, M I X回路2 0 b及びM I X回路2 0 cに inputs する構成としている。

LNA 2 3 a, LNA 2 3 b及びLNA 2 3 cには図示はしないが、各別にそれらの作動電源をオン・オフするスイッチ機能が備え付けられている。電源がオンされたLNAは高周波信号
5 入力端子2 aから供給された入力信号を増幅し、増幅した信号をM I X回路2 0 a, 2 0 b及び2 0 cにそれぞれ出力する。高周波出力選択手段2 2はM I X回路2 0 a, 2 0 b及びM I X回路2 0 cから出力された高周波出力信号を選択して、そのうちの1つを高周波信号出力端子2 bに出力する。

なお、個々のLNAの信号処理帯域は広帯域な周波数範囲を分割した内の一部を処理帯域と
10 することで、LNAを広帯域化する際に問題となる消費電流を増加させることなく低消費電力で良好な通信特性を得ることができる。

(実施の形態8)

F I G. 1 3はVCO装置の他の構成の一例を示すブロック図である。F I G. 1 2に示した実施の形態7の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明
15 は省略する。

LNA群2 3の出力側に周波数選択可能な同調機能を有したB P F (バンドパスフィルタ)回路2 4を接続したことでF I G. 1 2とは相違する。LNA群2 3にはF I G. 1 2にも示したようにLNA 2 3 a, LNA 2 3 b及びLNA 2 3 cの3つのLNAを構成する。B P F回路2 4の出力信号はM I X回路2 0 a, 2 0 b及びM I X回路2 0 c供給される。

20 高周波信号入力端子2 aに inputs される高周波信号に不所望な妨害波が含まれ、特に妨害波の電界強度が強い場合にはB P F回路2 4でこれらの妨害波を減衰させることで良好な通信特性を得ることができる。

なお、F I G. 1 3においてはB P F回路2 4を、LNA群2 3の後段に配置させたが、LNA群2 3の前段、すなわち、高周波信号入力端子2 aの後に配置してもよい。また、LNA群
25 2 3の前段及び後段の両方に配置してもよい。

(実施の形態 9)

FIG. 14はVCO装置を含む受信機の構成の一例を示すブロック図である。なお、FIG. 3に示した実施の形態2の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明は省略する。

- 5 FIG. 14に示したVCO装置は受信特性判定手段15を有する。受信特性判定手段15は、デジタル復調処理回路11及びBER判定回路12を有する。

FIG. 14に示したVCO装置はFIG. 4に示したものとほぼ同じ電流制御手段13を有する。デジタル復調回路11は、高周波信号出力端子2bから供給された出力信号をデジタル復調処理し、さらにビット誤り率 (Bit Error Rate ; 以下BERと称する) を検出
10 する。BER判定回路12は前記BER検出結果に応じたデジタル信号を出力する。なお、“BER”とは、デジタル変調信号の受信品質を表すものであり、ある一定時間に受信したビット列の中にどのくらいの誤りビットが含まれているかを表す比率である。

電流制御手段13はBER判定回路12から出力されたデジタル信号に応じたアナログ信号を出力して、電流源回路9に内蔵された可変電流源回路9a、可変電流源回路9b及び可変電流
15 源回路9cの電流を調整する。

次に、一例として、FIG. 14に示したVCO回路4cの可変電流源回路9cの電流が、デジタル復調処理回路11、BER判定回路12及び電流制御手段13によってどのように調整されるかについてFIG. 15及びFIG. 16を用いて説明する。

FIG. 15は、縦軸を位相雑音、横軸を電流としたときのFIG. 14に示すVCO回路
20 4cの出力信号FVCOの位相雑音(c, d, e)と、電流源回路9cで設定する電流(C, D, E)との関係を示す。FIG. 15では、上記位相雑音と上記電流の関係が、電流Cで位相雑音が最も小さくなり、すり鉢型の特性カーブを示す。電流をCよりも小さくしてD, Eで示した値に設定しても、また、Cで示した値よりも大きくしてF, Gで示した値に設定しても位相雑音はいずれの方向においても大きくなる。

このため、位相雑音を小さくして優れた受信性能を実現するには一般に電流Cに設定するのが好ましい。ただし、これらの位相雑音と電流との関係は、周辺温度や電源電圧といったいわゆる動作環境条件に基づき再調整することが好ましい。すなわち、動作環境が変化すれば位相雑音をより小さくするための最適な電流は電流Cではなくなることに留意しなければならない。従って、優れた受信性能を維持するには受信性能の変化に対応させて電流源9cの電流を最適値に調整し、位相雑音を小さくなるように設定する。

次に、FIG. 14, FIG. 15を参照しながらFIG. 16に示したフローチャートについて説明する。FIG. 16は電流を調整する手順を示したフローチャートである。なお、フローチャートの第1のステップ、すなわち初期条件として、FIG. 15に示したVCO回路4cの可変電流源回路9cは位相雑音が最も小さくなる電流Cに設定されている(S100)。

次にデジタル復調処理回路11は、VCO装置を含む受信機の高周波信号出力端子2bから出力された信号をデジタル復調処理しBER-1を検出する(S102)。その一定時間後にBER-2を検出する(S104)。

前にも述べたが“BER_n”はある一定時間に受信したビット列の中にどのくらいの誤りビットが含まれているかという比率を表すものであるから、所定時間の前後にそれぞれBERを検出し、比較することになる。

判定回路12はBER-1とBER-2を比較し、BER-2がBER-1より大きい場合は受信結果が劣化したと判断する(S106)。このときに、電流制御手段13は位相雑音と電流の関係を調整するために可変電流源回路9cの電流をCより低い値のEになるように設定する(S108)。

その後同様にして、BER-2を検出した後一定時間をおいてBER-3を検出する(S110)。BER-3がBER-2より小さい場合は、受信結果が改善したと判断する(S112)。このときには、可変電流源回路9cの電流をEより更に低いDに設定する。同様にして、一定時間経過後、BER-5を検出する(S116)。BER-5がBER-3より小さい場合は受信結果がさらに改善したと判断し、電流をDの設定の状態で動作を継続する(S114)。

BER - 5がBER - 3より大きい場合は受信結果がさらに劣化したと判断し、電流をEの状態に戻す(S108)。

さらに、BER - 3がBER - 2より大きいと検出された場合は、受信結果が劣化したと判断し、可変電流源回路9cの電流をEからFに設定する(S118)。その後、BER - 4を検出
5 (S120)し、BER - 3とBER - 4とを比較する(S130)。BER - 4がBER - 3より小さい場合は受信結果がさらに劣化したと判断し、電流をFよりさらに大きなGの値に設定する(S124)。その後、BER - 6を検出(S126)し、BER - 4とBER - 6とを比較する(S128)。BER - 6がBER - 4より小さい場合は受信結果が改善したと判断し、電流をGの設定の状態で作動作を継続する(S124)。BER - 6がBER - 4より大きい場合
10 は受信結果が劣化したと判断し、電流をGの設定の状態(S118)で動作を継続する。

以下同様にして、BERの検出と判定を行いながら受信結果の変動に応じて電流源回路9の電流を調整することでVCO装置の位相雑音特性を制御する。

以上のように、受信機の特性の優劣を表すBERの変化に応じて、個々のVCO回路の電流を調整することで、温度や電源電圧といった動作環境が変化しても位相雑音を補正し、広帯域に良
15 好な位相雑音特性となるVCO装置を実現する効果を得ることができる。

(実施の形態10)

FIG. 17はVCO装置を含む受信器の構成の一例を示すブロック図である。なお、FIG. 3に示した実施の形態2の構成要素と同一または対応する構成要素には同一の符号を付与し、詳細な説明は省略する。

20 また、FIG. 17を用いて説明される実施の形態10は、デジタル変調方式判定手段18を有したことでこれまでの他の実施の形態とは相違する。デジタル変調方式判定手段18はデジタル変調方式検出回路16とデジタル変調方式判定回路17を有する。デジタル変調方式検出回路16は、高周波信号出力端子2bから出力される出力信号のデジタル変調方式を検出するとともに、デジタル復調処理を行う。

デジタル変調方式判定回路17は、デジタル変調方式検出回路16で検出されたデジタル変調方式に応じたアナログ信号を出力する。FIG. 17はさらに電流制御手段13を有する。電流制御手段13は、デジタル変調方式判定回路17からのアナログ信号に応じて電流源回路9に備えられた、可変電流源回路9a、可変電流源回路9b及び可変電流源回路9cの電流を調整する。

次にデジタル変調方式検出回路16、デジタル変調方式判定回路17及び電流制御手段13によって、可変電流源回路9cによるVCO回路4cの電流調整の動作をFIG. 15、FIG. 18及びFIG. 19を用いて説明する。

FIG. 18は、デジタル変調方式（受信機の所望CNR）とこれに対応するVCO回路の所望位相雑音および電流の関係を示す。ここで、デジタル変調方式（1）、デジタル変調方式（2）及びデジタル変調方式（3）はそれぞれ256QAM、16QAM及びQPSKといった変調多重度が異なるデジタル変調方式を想定している。

一般的なデジタル変調方式において、分解能が高く変調多重化された256QAM等の方式は、単位周波数帯域あたりの伝送速度を向上することができる。しかしながら、伝送信号路から高周波信号処理部を経てデジタル復調処理手段に入力するIF信号の信号対雑音電力比（CNR）を大きく確保する必要がある。

受信信号のデジタル変調方式に応じて、受信機の所望CNRおよび受信機に搭載するVCO装置の所望位相雑音が決定される。近年の無線通信においては、その用途や使用環境に応じて変調方式を切替えて伝送速度や伝送品質を多様化した放送通信規格が存在する。したがって、受信機に搭載するVCO装置の位相雑音を所定の値に特定しないで、それぞれの変調方式に適応した所望特性でデジタル復調処理の復調率を保持することが最適な設計と考えられる。

そこで、FIG. 18に示すように、変調方式（1）、変調方式（2）及び変調方式（3）それぞれに応じた位相雑音c、位相雑音e及び位相雑音dを設定し、VCO回路の電流をそれぞれC、E及びDの値に調整することで、変調多重度の比較的小さいデジタル変調方式の信号を受信する場合は低消費電流化の効果が得られる。

FIG. 19は、デジタル変調方式によって上記電流を調整する動作の一例を示したフローチャートである。まず、VCO回路4cの可変電流源回路9cは、複数のデジタル変調方式のうち、所望CNRが最も大きく、すなわち最も厳しく、より小さい位相雑音cを実現するための電流Cに設定する(S200)。

- 5 次にデジタル復調処理回路11でデジタル変調方式を検出(S202)し、検出結果が変調方式(2)である場合(S204)は、可変電流源回路9cの電流を電流Eに減少させ(S206)、かつ、変調方式(2)の復調効率が維持できる位相雑音eを実現する。

- 変調方式が変調方式(2)ではない場合には変調方式(3)であるか否かを判定する(S208)。変調方式(3)と判定された場合は電流をさらに少なめ目のDになるように設定する(S210)。変調方式(3)でない場合には、再度電流Cになるように再設定を行う(S200)。
- 10

その後同様にして、デジタル変調方式を検出する。異なる変調方式である場合、たとえば変調方式(3)は、変調方式に適応した可変電流源回路の電流に再設定した状態で動作を継続する。

- 以上のように本発明のVCO装置は、異なるいくつかのデジタル変調信号を併用する放送規格もしくは通信規格の高周波信号を受信もしくは送信する場合において、受信するデジタル変調方式に応じて個々のVCO回路の電流を可変調整することが可能である。
- 15

- 例えば、デジタル変調のうち16QAMなど比較的符号間が近接し、信号対雑音電力比(CNR)による信号劣化の影響の大きい方式の高周波信号を処理する場合は、VCO回路の電流を多くし、一方QPSKなど比較的符号間が近接しておらず、信号対雑音電力比(CNR)による信号劣化の影響の小さい方式の高周波信号を処理する場合は、VCO回路の電流を積極的に少なくするという調整を行うことから、広帯域かつ低消費電流なVCO装置を実現する効果を得ることができる。
- 20

- なお、本発明の各実施の形態においては、VCO回路は3つの構成としたが、これらに限定されるものではなく、2つ以上のVCO回路を有したVCO回路装置の構成に適用することができる。
- 25

また、本発明の各実施の形態においては、複数個のVCO回路を切替える信号選択手段として、スイッチ回路を用いる例についてのみ説明してきた。しかし、複数個構成した相互のVCO回路を電氣的にアイソレーションする構成を用いることも可能である。加えて、VCO回路とMIX間に信号増幅手段を挿入する構成を用いることも可能である。

- 5 また、本発明の各実施の形態においては、高周波信号処理手段の構成にシングルコンバージョン方式を用いる例についてのみ説明してきた。しかし、ダブルコンバージョン方式やダイレクトコンバージョン方式や、IQ出力形式を採用して直交MIXを有した受信器の構成に本発明に記載のVCO装置を用いることも可能である。

- 10 また、本発明の各実施の形態においては、可変電流源回路の電流を切替える電流制御手段として、電流制御手段を用いる構成について説明してきた。しかし、電流切替え手段を加味したレギュレータ回路や、電流の異なる複数の固定電流源を配置してこれら固定電流源を切替えるといった電流調整手段を用いることも可能である。また、複数のVCO回路のうち選局に必要なVCO回路を除く他の複数個のVCO回路については電流が流れないように電流源回路をオフさせることも可能である。

- 15 また、本発明の各実施の形態においては、VCO装置を受信機に用いる例についてのみ説明してきた。しかし、広帯域な発振周波数範囲と低消費電流化の両方を実現する効果を有する本発明のVCO装置は、受信機と送信機を含む通信システムに広く用いることも可能である。また、異なる周波数帯域を有した複数の通信規格に対応できるとともに、特に電力供給源が電池である携帯電話等のモバイル機器においては、映像や音声やデータの送受信をより長時間連続使用することができるという効果を得ることはできる。また将来チューナの小型軽量化が進み、電力供給源が電池である携帯電話等のモバイル機器にチューナを内蔵するケースにおいても、映像や音声をより長時間の連続再生ができるという効果が期待できる。
- 20

- また、本発明の各実施の形態においては、可変電流源回路の電流を調整するための判定手段として、BERやデジタル変調方式といった判定指標を用いる構成についてのみ説明してきたが、
- 25 その他の判定指標を用いることも可能である。

産業上の利用可能性

以上のように、本発明によれば、発振周波数範囲の広帯域化と低消費電力化の両方を達成したVCO装置を提供することができるので、その産業上の利用価値は高い。

請求の範囲

1. 周波数制御電圧端子に印加される制御電圧に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路が有する発振トランジスタの駆動電流を各別に設定する電流源回路と、前記VCO回路の出力信号を切替える信号選択手段と、前記信号選択手段で選択された局部信号を分周して基準信号との位相を比較し位相差から変換した信号を出力するPLLと、このPLLの出力信号を平滑して前記発振周波数を制御する前記制御電圧を出力するループフィルタを有するVCO装置。

2. 請求項1に記載のVCO装置において、複数個のVCO回路の各々の位相雑音を同等とするために、VCO回路の中で発振周波数の範囲が一番高いVCO回路の発振信号の位相雑音を基準にして、他のVCO回路の電流源回路の電流値を設定したVCO装置。

3. 請求項1に記載のVCO装置において、電流源回路は可変電流源回路としたVCO装置。

4. 請求項1～3のいずれか1項に記載のVCO装置において、VCO回路から出力される発振周波数に応じて可変電流源回路の電流を切替える電流制御手段を有するVCO装置。

5. 請求項1～4のいずれか1項に記載のVCO装置において、複数個のVCO回路から各別に出力される発振周波数は一部が重複しており、かつ、所望の発振周波数の範囲に連続して可変できるVCO装置。

6. 請求項1～5のいずれか1項に記載のVCO装置において、複数個のVCO回路のそれぞれは周波数制御電圧端子に印加される制御電圧の変化と、この制御電圧に応じた発振周波数の変化による発振感度がほぼ同等であるVCO装置。

7. 請求項1～6のいずれか1項に記載のVCO装置において、周波数制御電圧端子に印加される制御電圧に応じて異なる周波数の信号を発振させる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路の出力信号と高周波入力信号選択手段とに接続されたMIX回路を含む高周波信号処理手段と、VCO

回路の出力信号を切替える信号選択手段と、この信号選択手段で選択された局部信号を分周して基準信号との位相を比較し位相差から変換した電圧信号を出力するPLLと、このPLLの出力信号を平滑して発振周波数を制御する制御電圧を出力するループフィルタとを有するVCO装置。

8. 請求項7に記載のVCO装置において、高周波入力信号選択手段は低雑音増幅器を含み、さらに前記低雑音増幅器は電源オン・オフ機能を有するVCO装置。

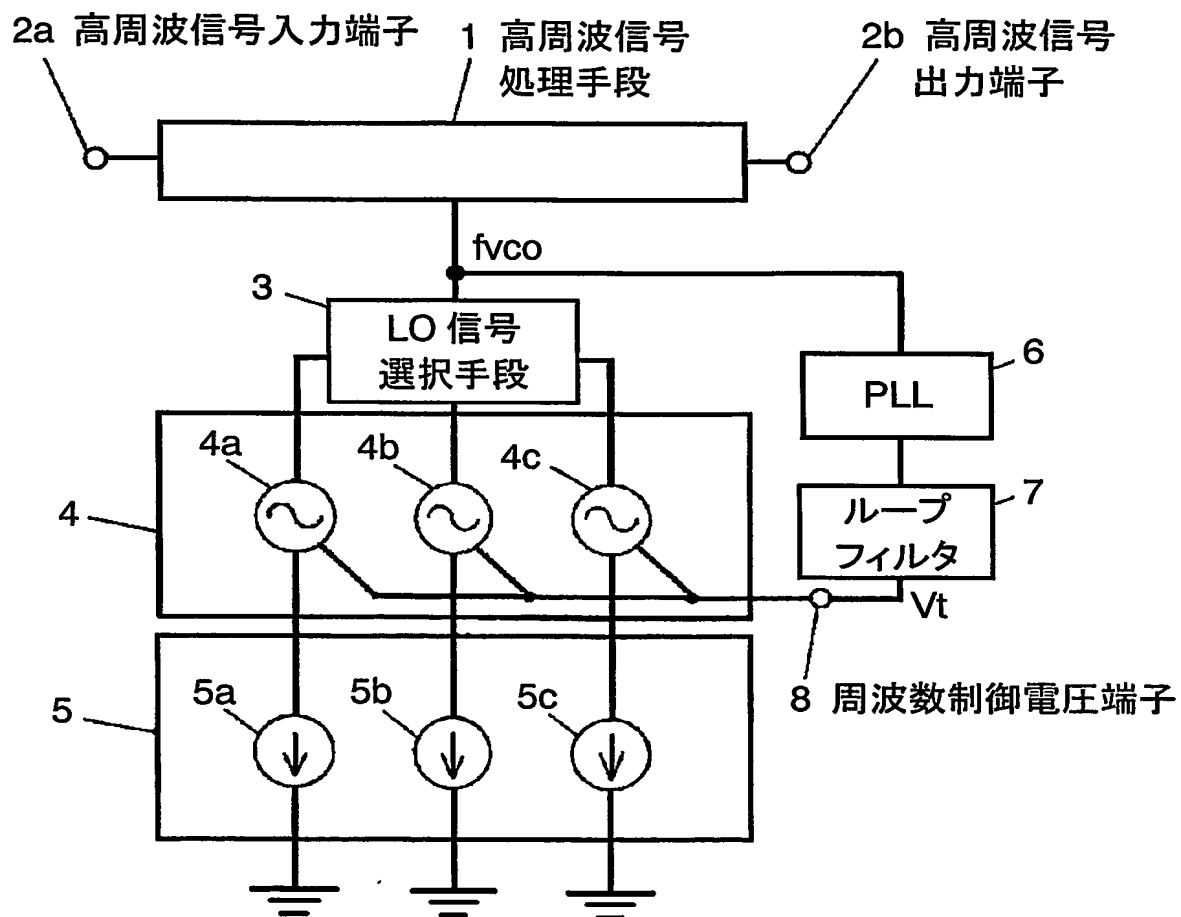
9. 請求項8に記載のVCO装置において、高周波入力信号選択手段は低雑音増幅器を含み、前記低雑音増幅器の前段または後段、もしくは前記前段及び後段の両方に配置したBPF回路を有し、さらに低雑音増幅器は電源オン・オフ機能を有し、さらに前記BPF回路は周波数選択可能な同調機能を有するVCO装置。

10. 10. 請求項3～9のいずれか1項に記載のVCO装置において、周波数制御電圧端子に印加される制御電圧に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路のいずれか1つから出力される局部信号と、高周波信号入力端子から入力される受信信号とを混合する高周波信号処理手段と、高周波信号処理手段から出力されるアナログ信号をデジタル復調処理し受信特性を判定する受信特性判定手段と、この受信特性判定手段から出力されるデジタル信号に応じた電圧もしくは電流を出力して前記可変電流源回路の電流を切替える電流制御手段を有するVCO装置。

11. 請求項3～9のいずれか1項に記載のVCO装置において、周波数制御電圧端子に印加される制御電圧に応じた周波数信号を発振する発振周波数の範囲が異なる複数個のVCO回路と、この複数個のVCO回路の各々の駆動電流を各別に設定する可変電流源回路と、複数個のVCO回路のいずれか1つから出力される局部信号と、高周波信号入力端子から入力される受信信号とを混合する高周波信号処理手段と、高周波信号処理手段から出力されるアナログ信号をデジタル復調処理しデジタル変調方式を判定するデジタル変調方式判定手段と、このデジタル変調方式判定手段から出力されるデジタル信号に応じた電圧もしくは電流を出力して前記可変電流源回路の電流を切替える電流制御手段を有するVCO装置。

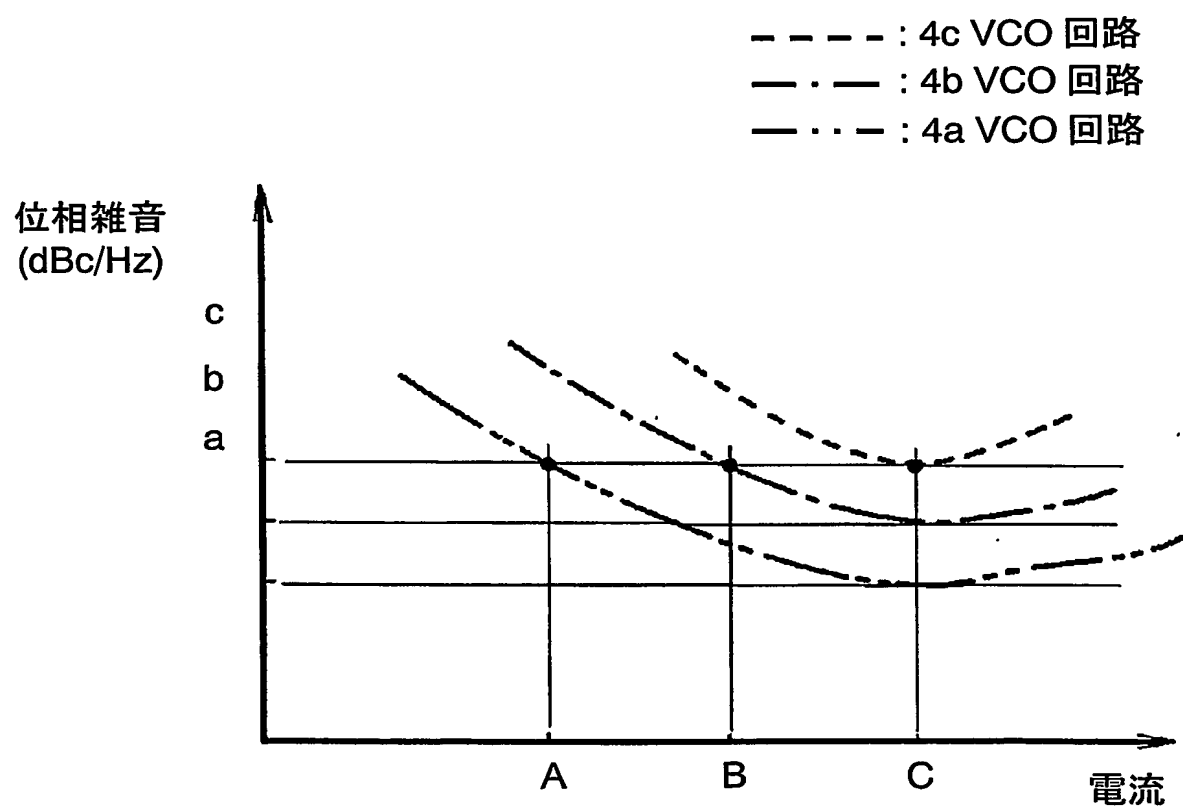
1/20

FIG. 1



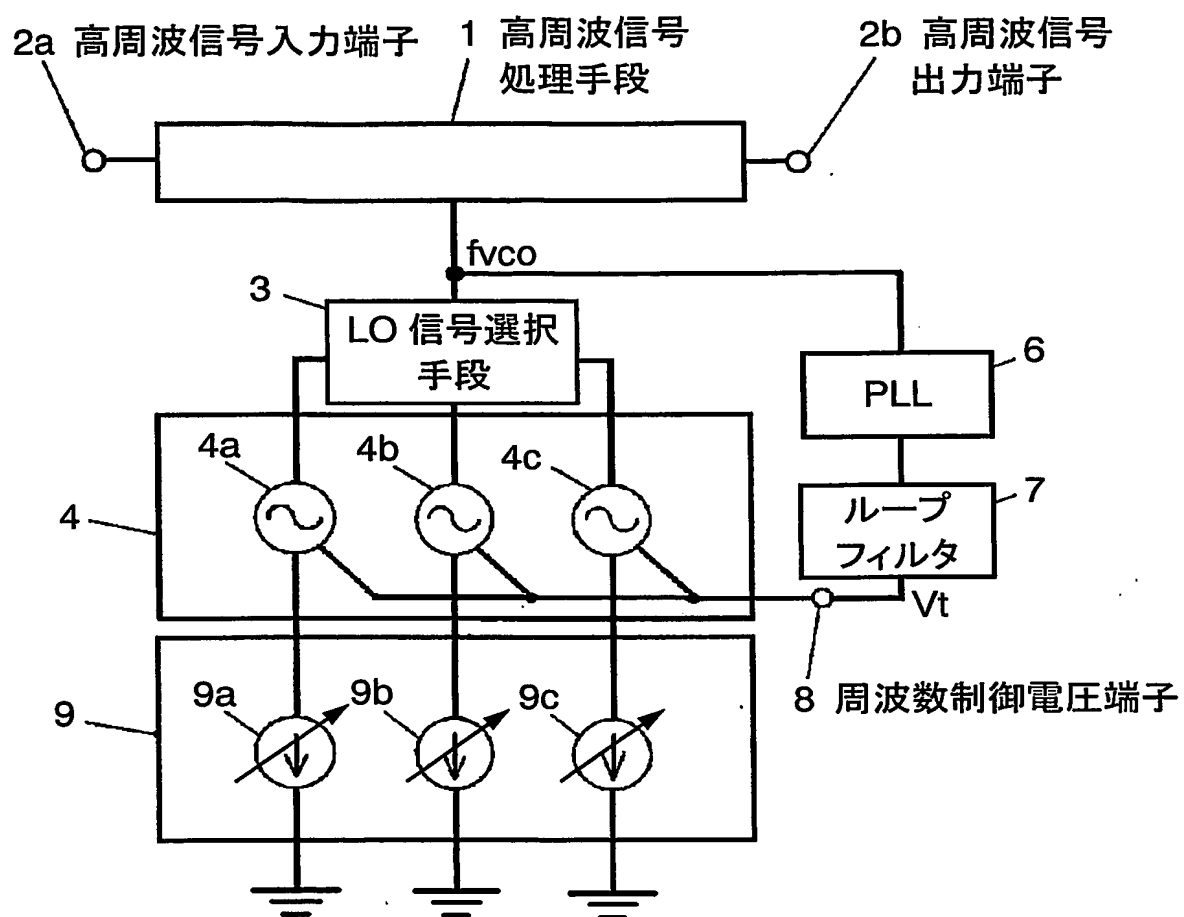
2/20

FIG. 2



3/20

FIG. 3



4/20

FIG. 4

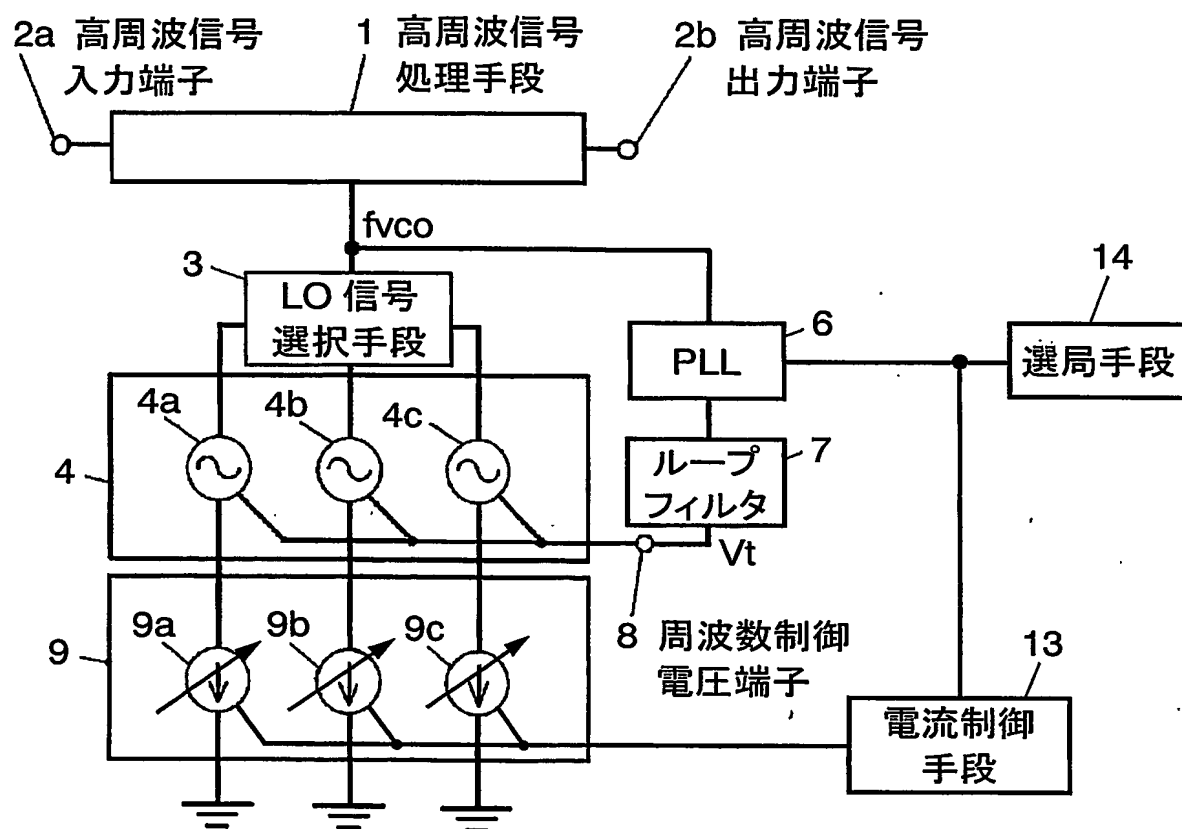
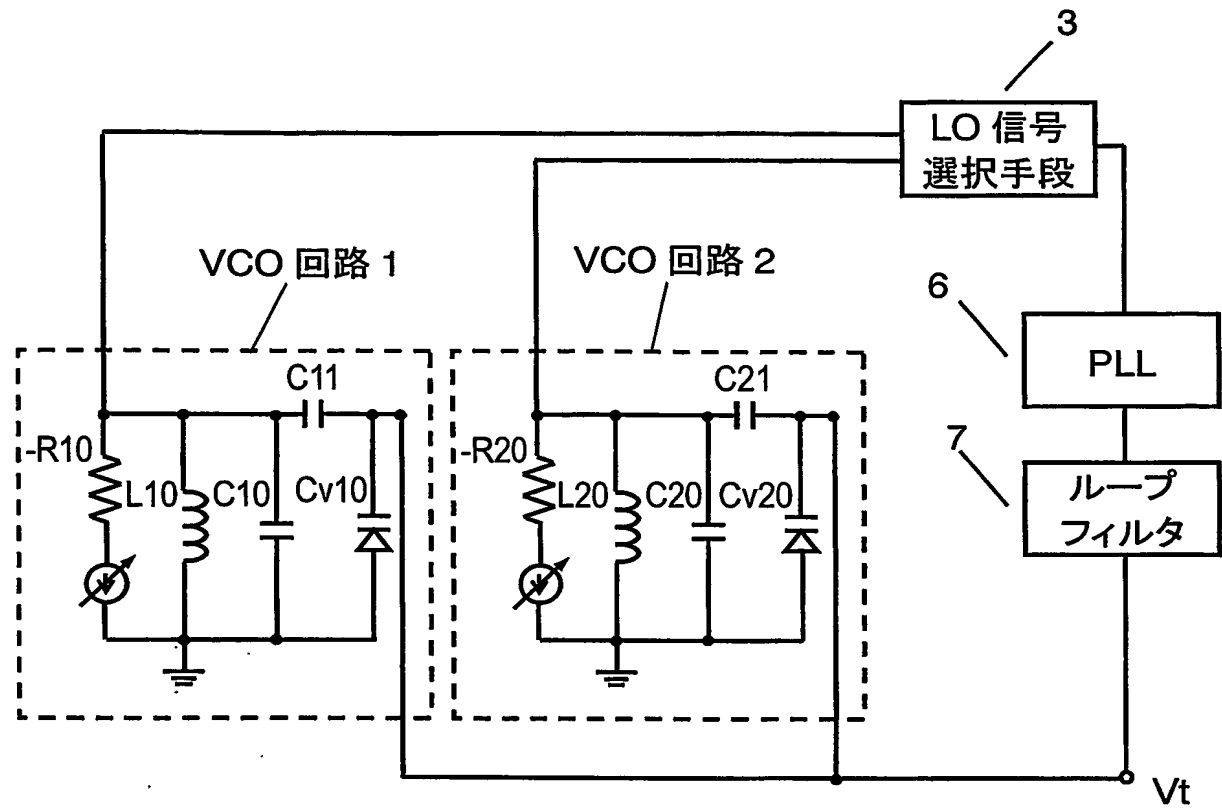


FIG. 5



6/20

FIG. 6

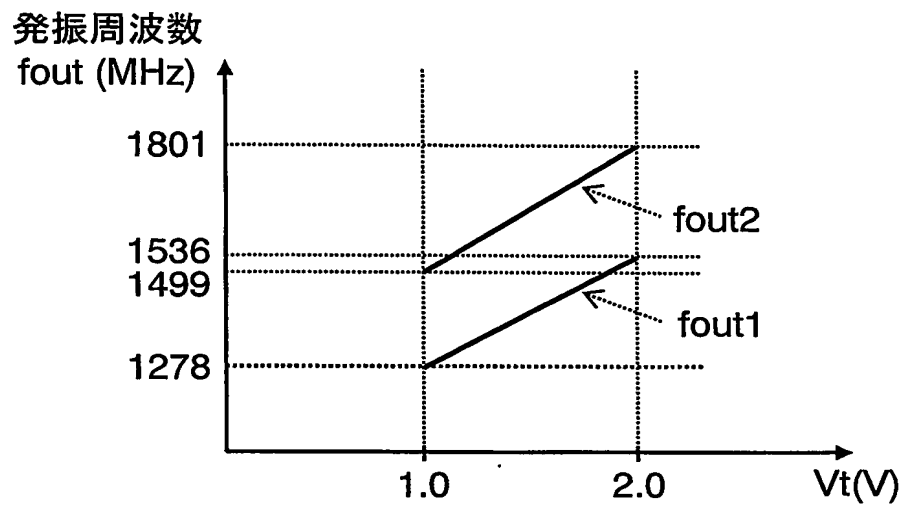
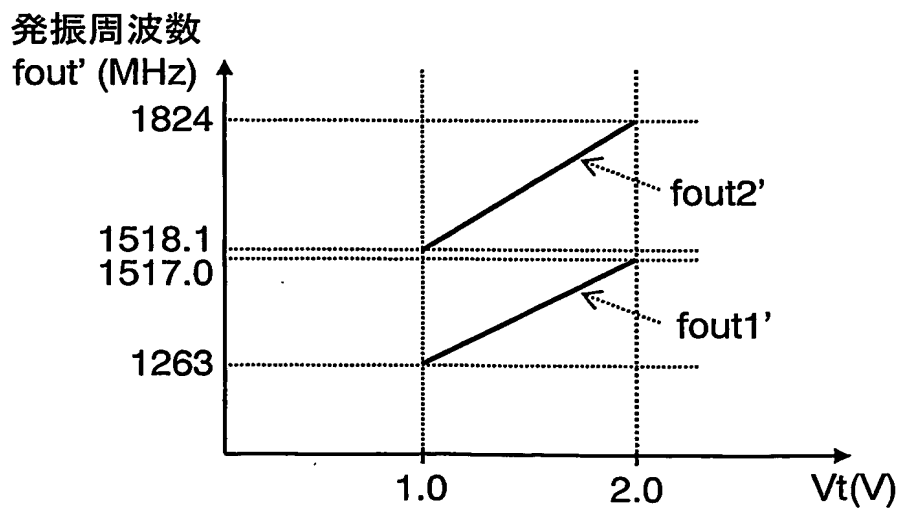


FIG. 7



7/20

FIG. 8

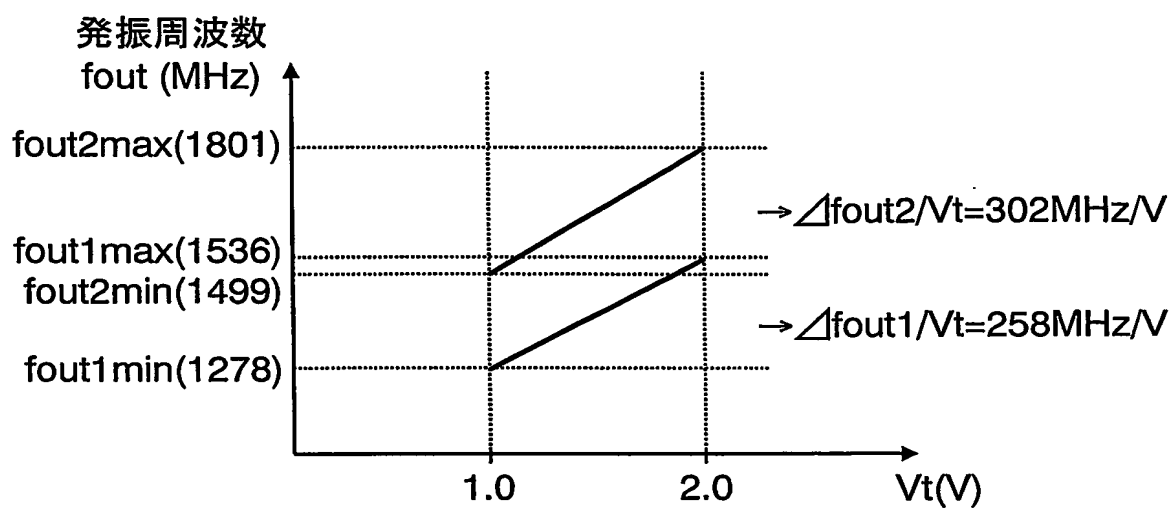
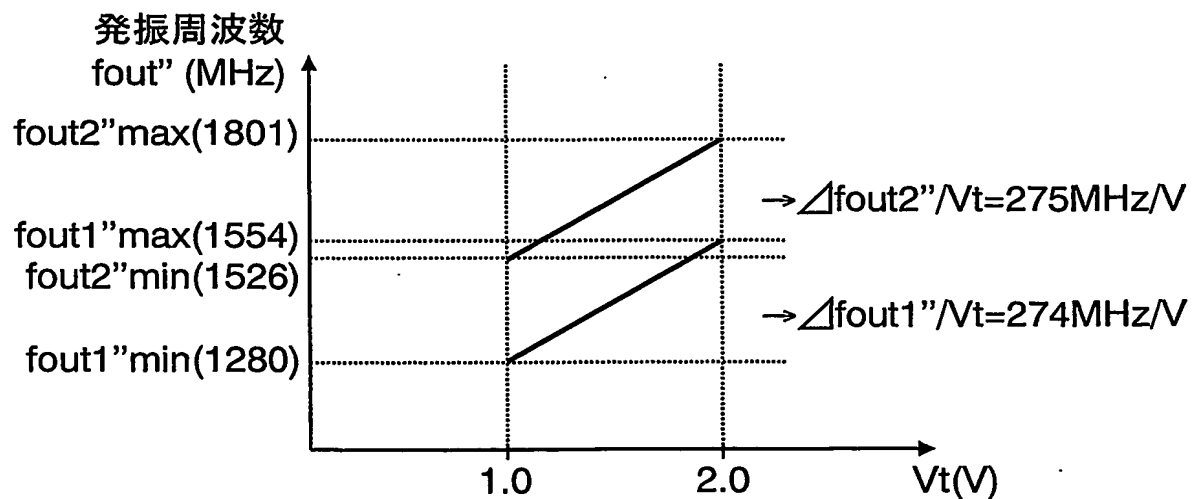
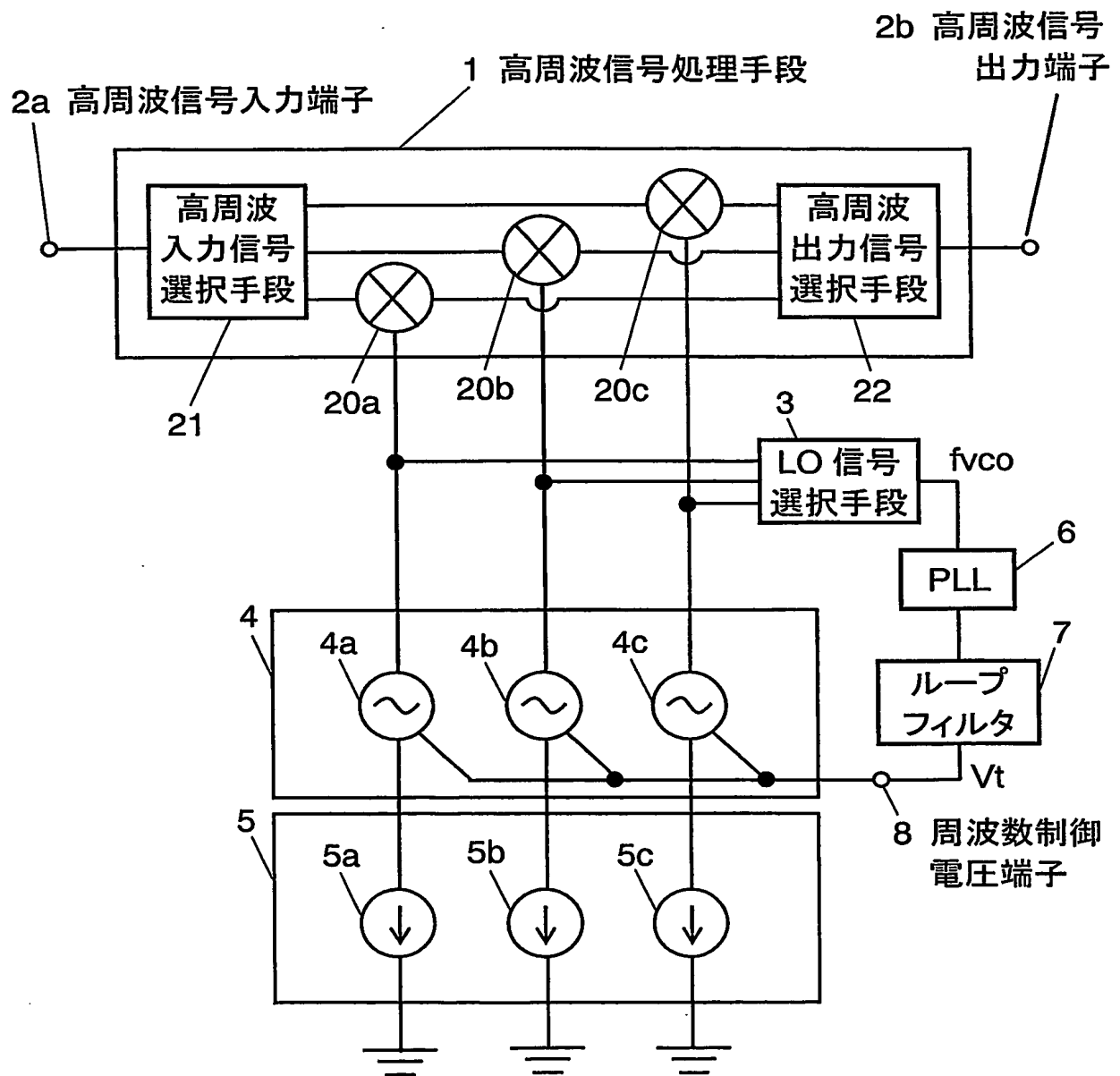


FIG. 9



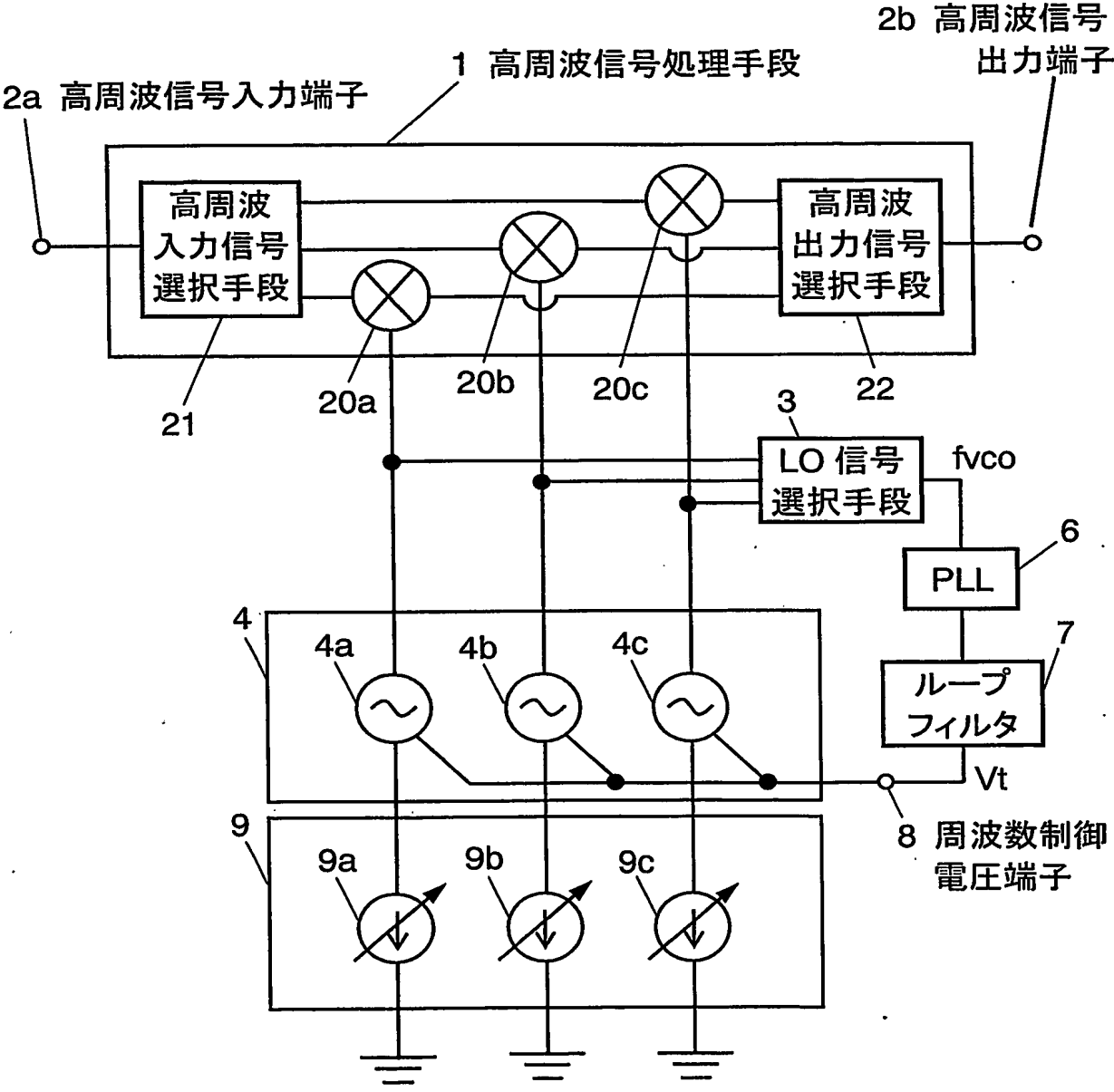
8/20

FIG. 10



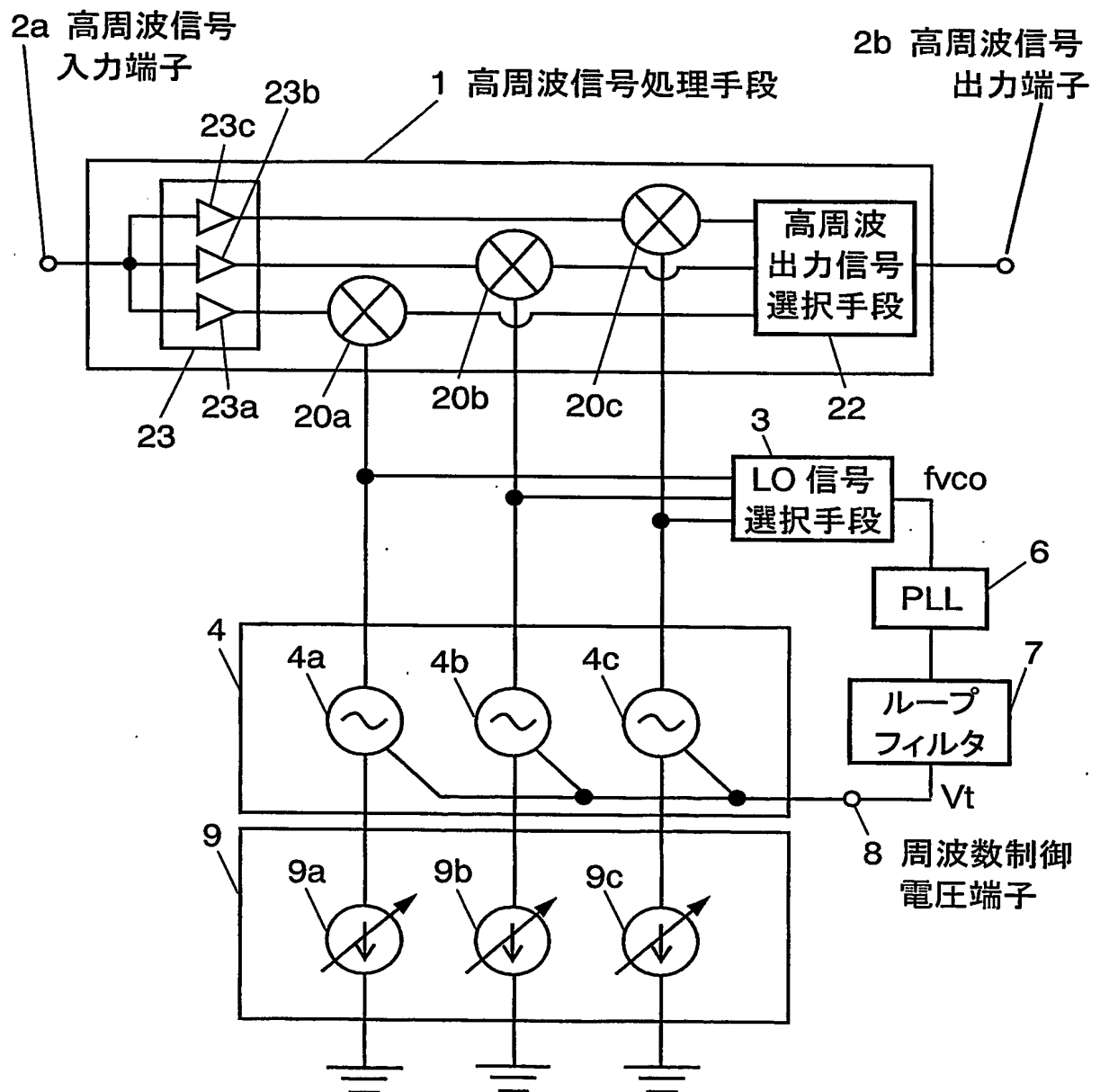
9/20

FIG. 11



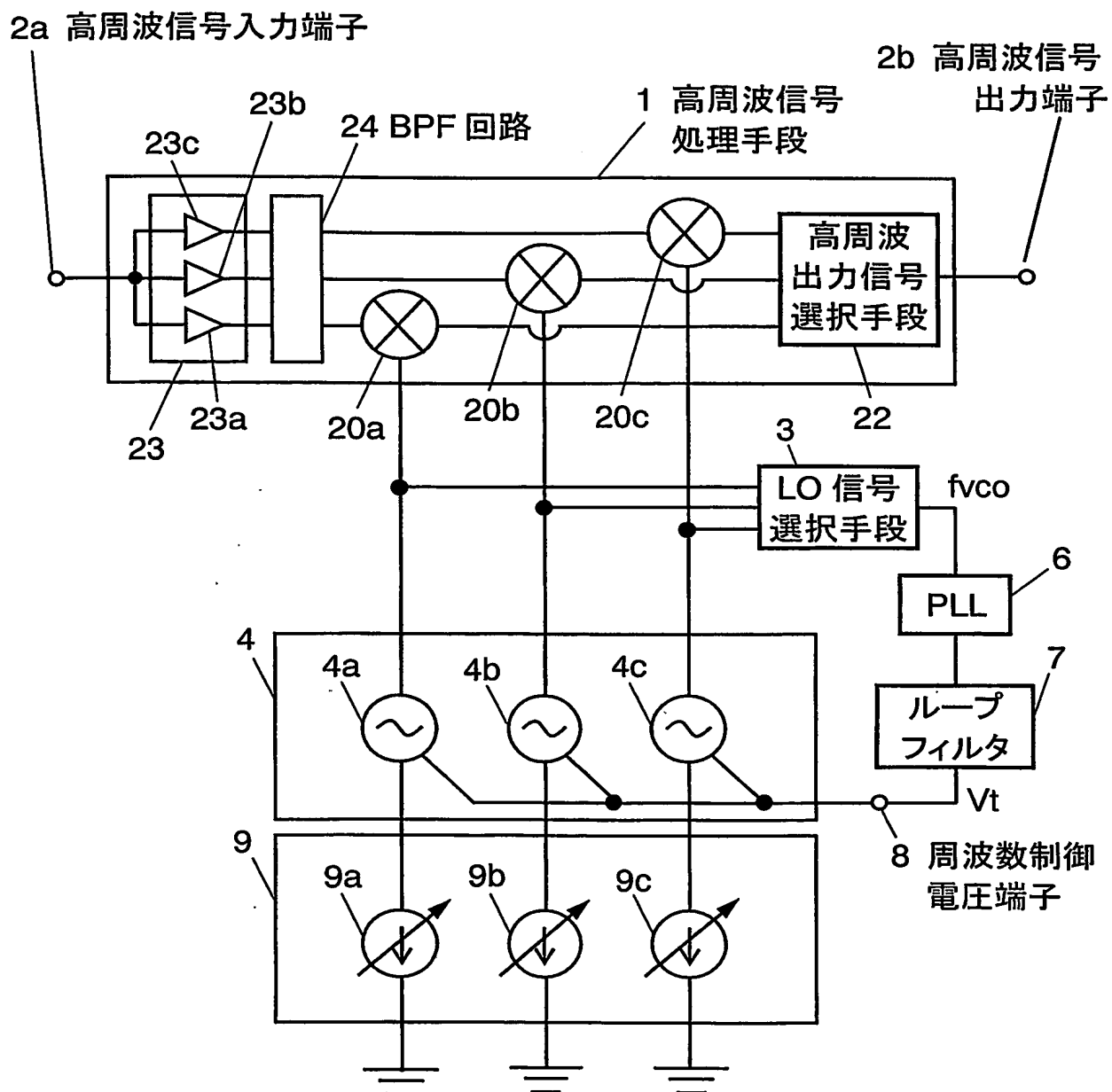
10/20

FIG. 12



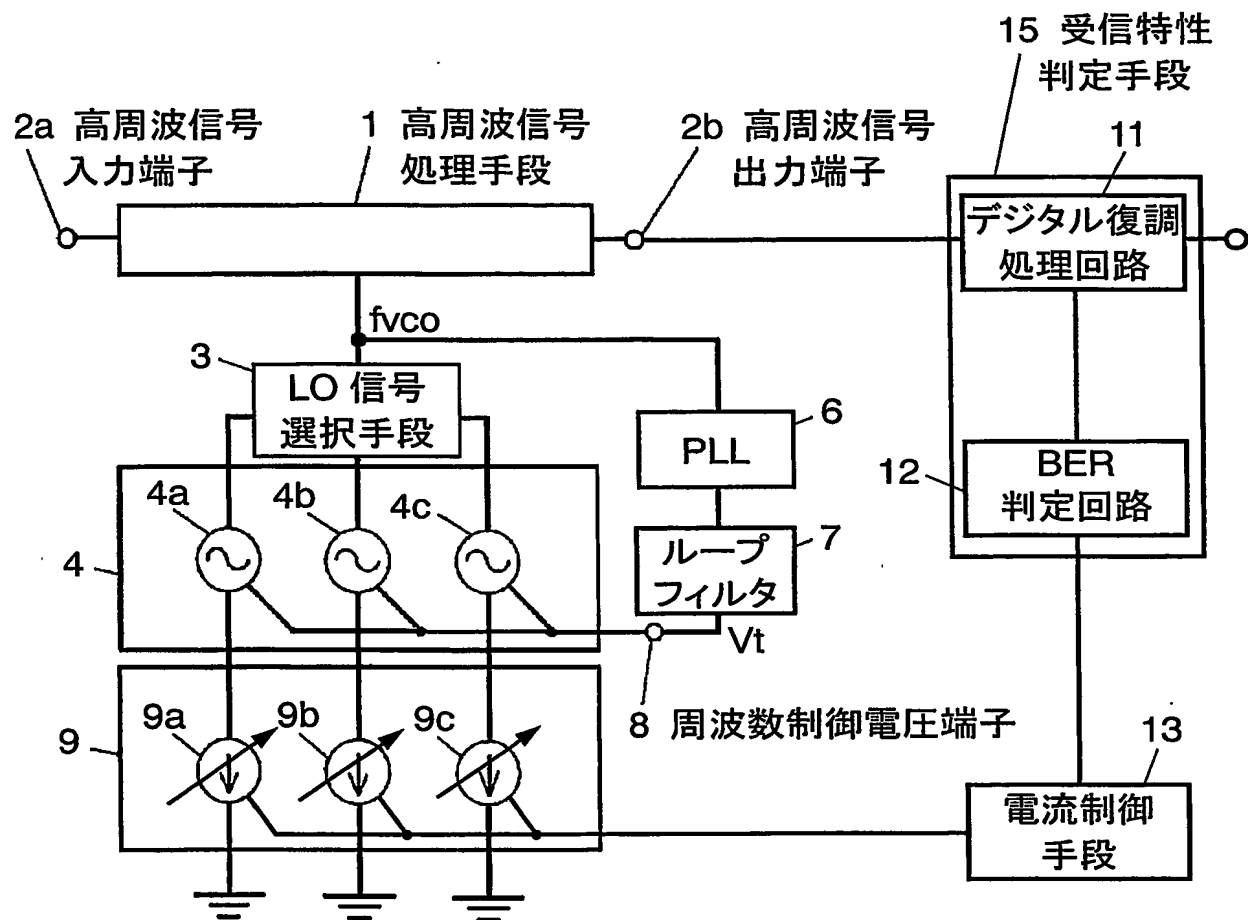
11/20

FIG. 13



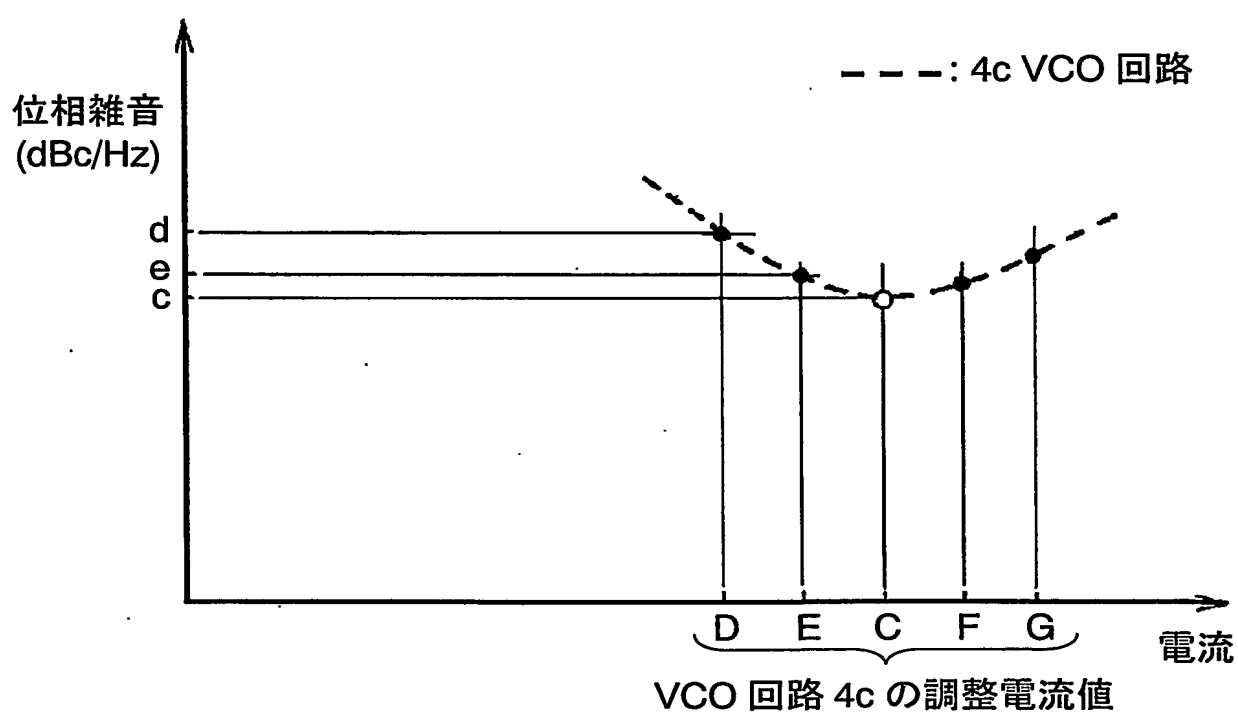
12/20

FIG. 14



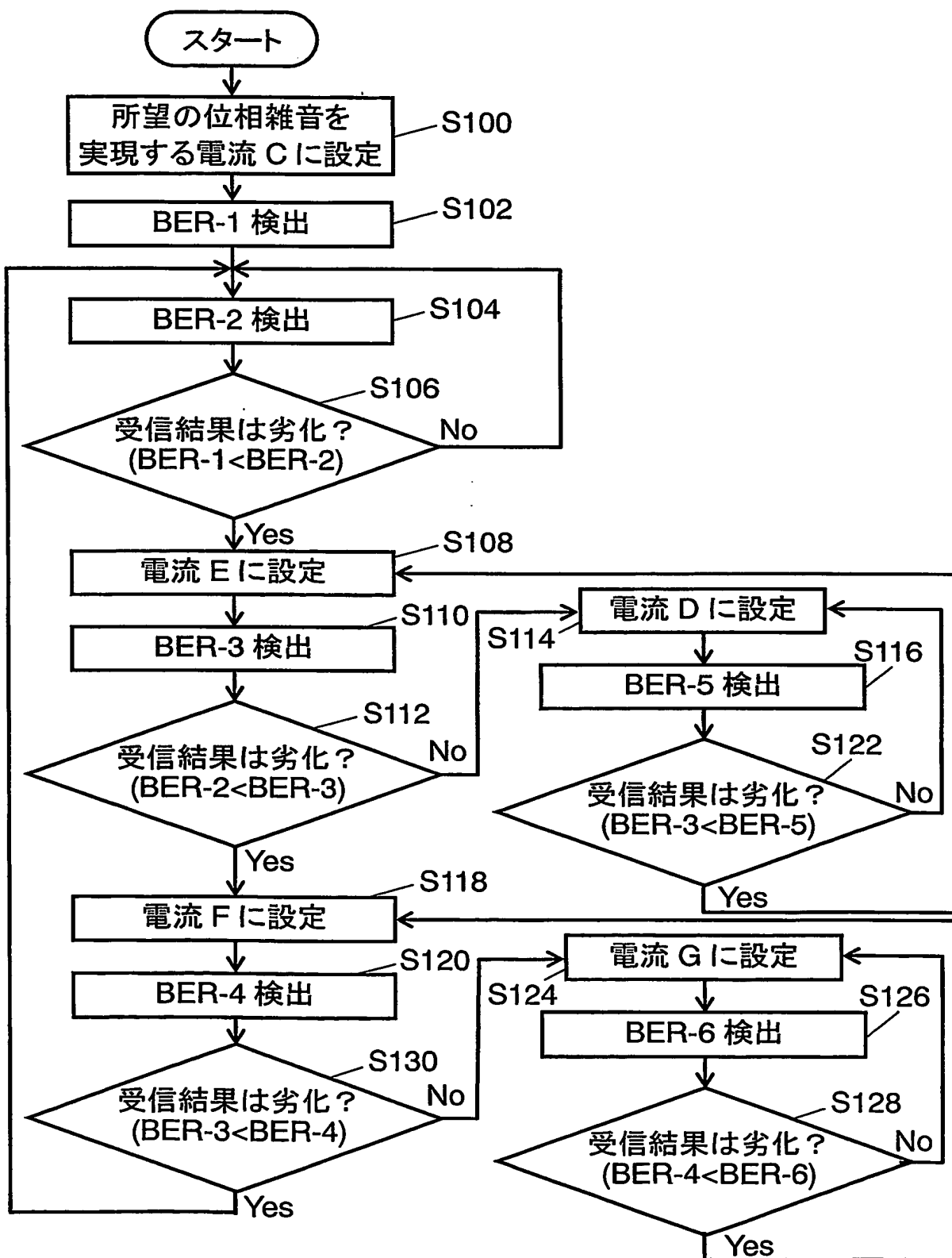
13/20

FIG. 15



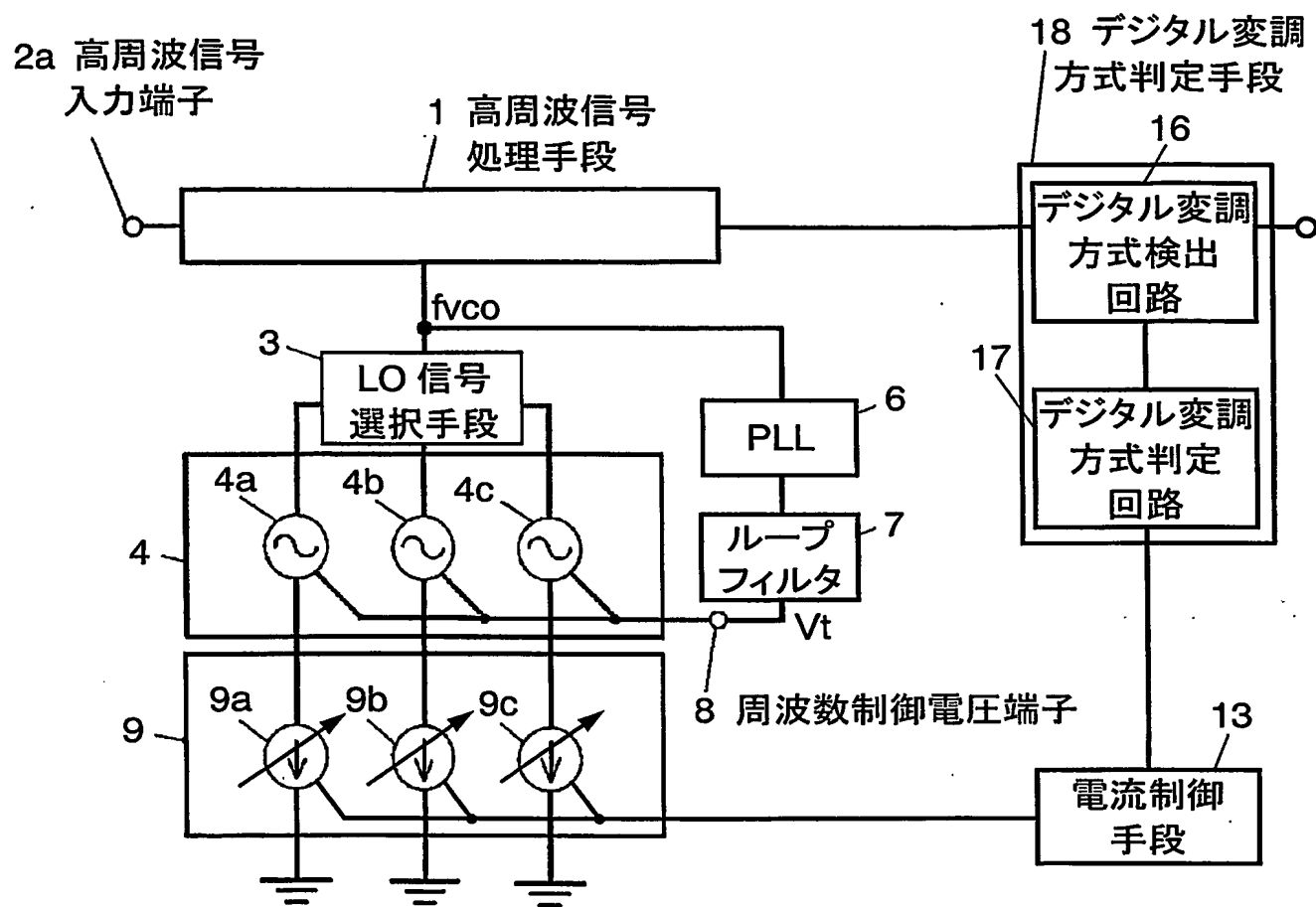
14/20

FIG. 16



15/20

FIG. 17

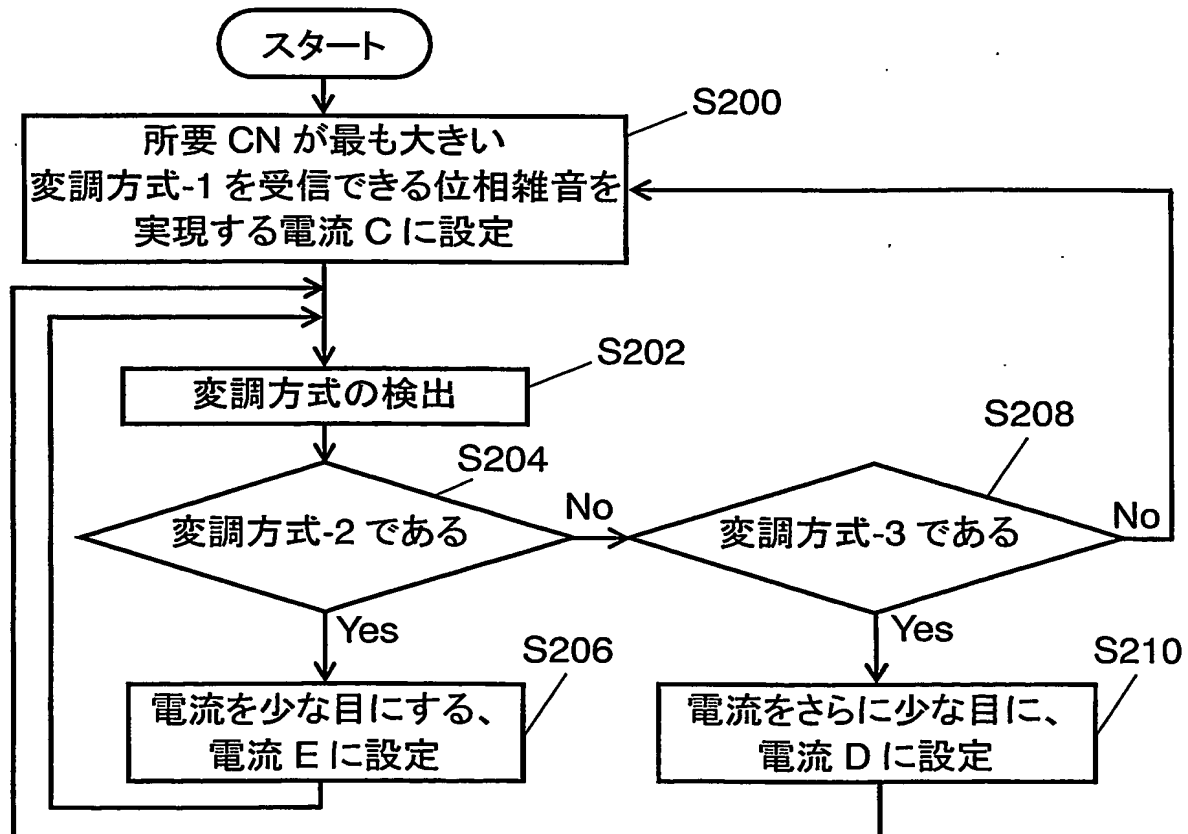


16/20

FIG. 18

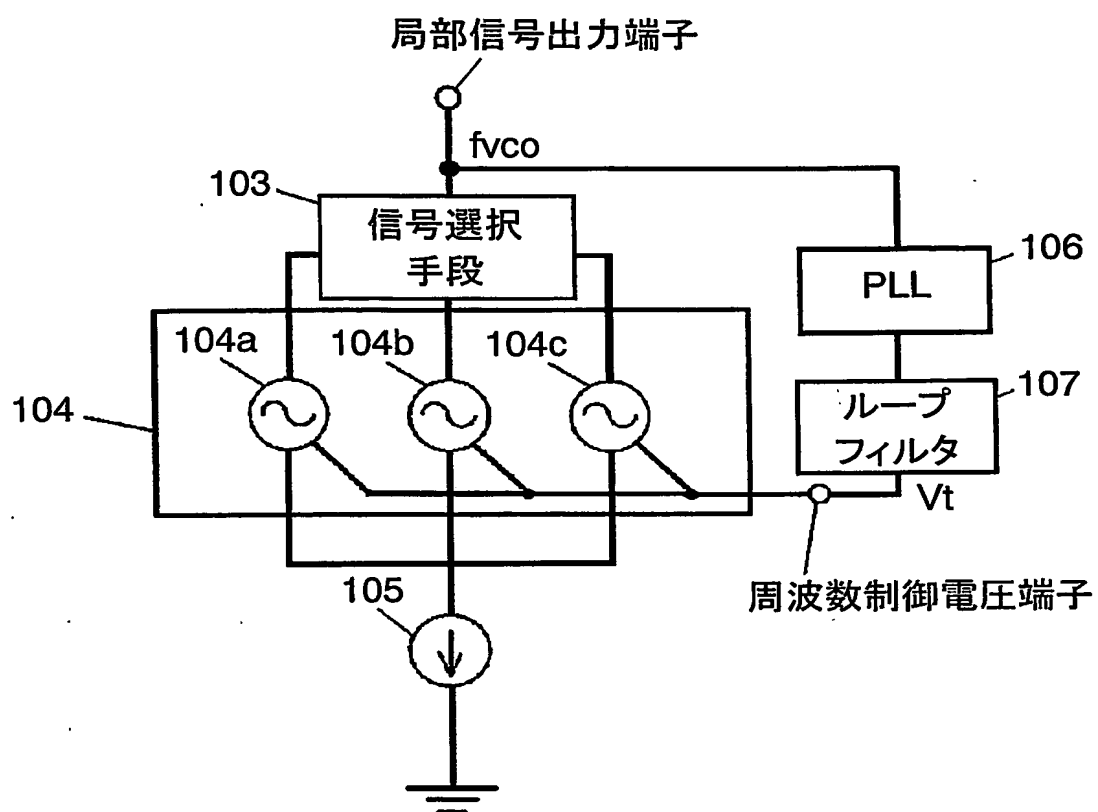
デジタル変調方式(受信器の 所望 CNR)	変調方式(1) (所要 CNR=大)	変調方式(2) (所要 CNR=中)	変調方式(3) (所要 CNR=小)
VCO の位相 雑音と電流量	位相雑音=c	位相雑音=e	位相雑音=d
	電流量=C	電流量=E	電流量=D

FIG. 19



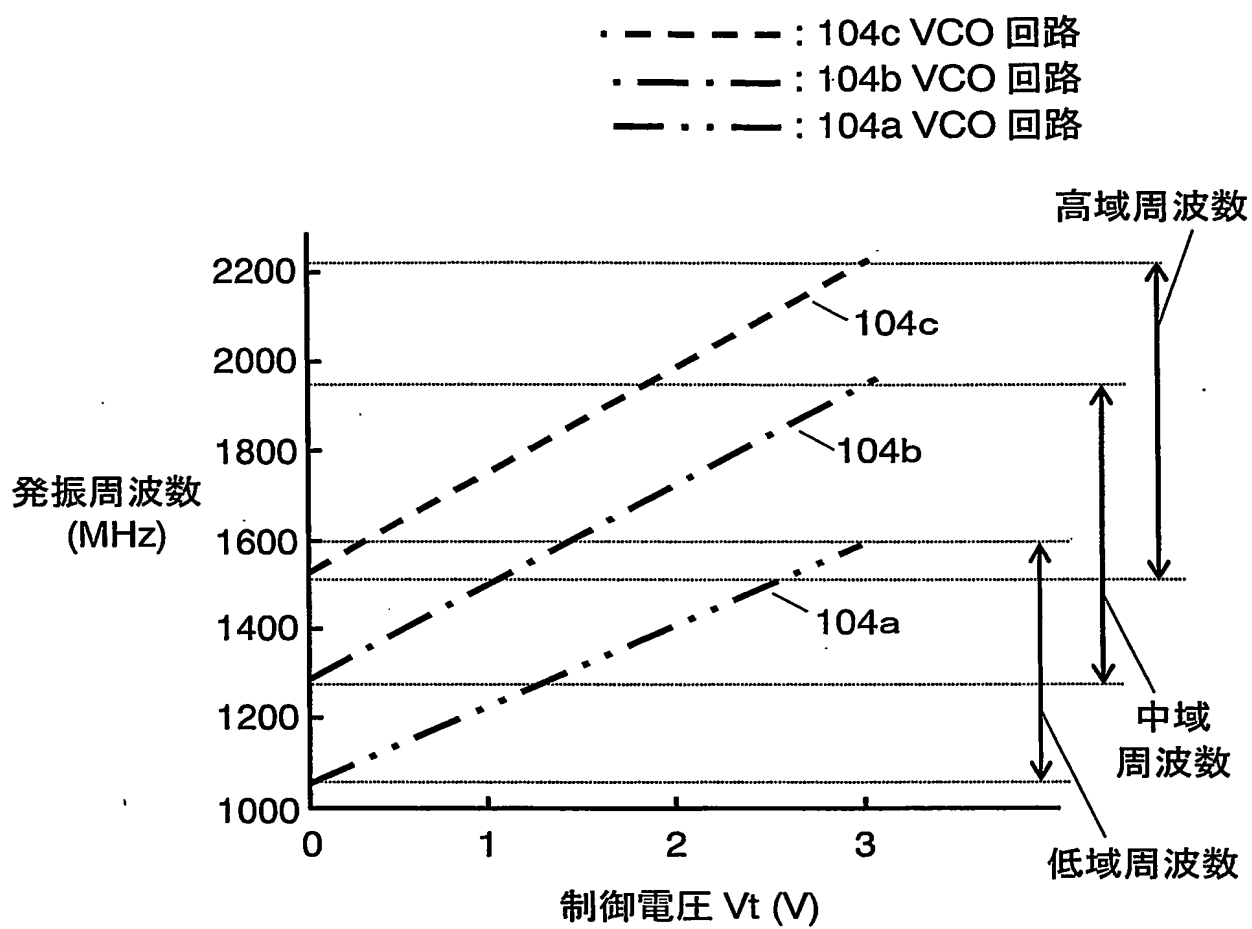
17/20

FIG. 20



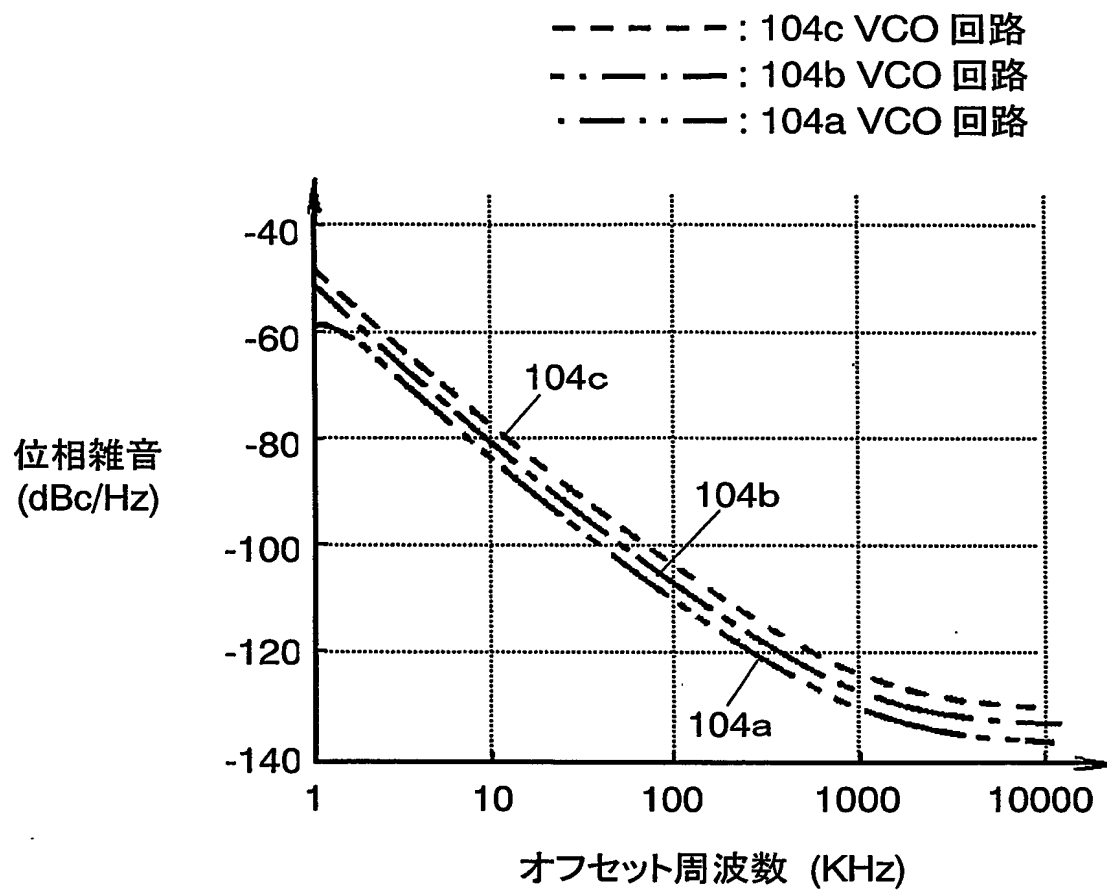
18/20

FIG. 21



19/20

FIG. 22



図面の参照符号の一覧表

- 1 高周波信号処理手段
- 2a 高周波信号入力端子
- 2b 高周波信号出力端子
- 3 LO信号選択手段
- 4 VCO回路群
- 4a, 4b, 4c VCO回路
- 5, 9 電流源回路群
- 5a, 5b, 5c 電流源回路
- 6 PLL
- 7 ループフィルタ
- 8 周波数制御電圧端子
- 9a, 9b, 9c 可変電流源回路
- 11 デジタル復調回路
- 12 BER判定回路
- 13 電流制御手段
- 14 選局手段
- 15 受信特性判定手段
- 16 デジタル変調方式検出回路
- 17 デジタル変調方式判定回路
- 18 デジタル変調方式判定手段
- 20a, 20b, 20c MIX回路
- 21 高周波入力信号選択手段
- 22 高周波出力信号選択手段
- 23 低雑音増幅器群(LNA群)
- 23a, 23b, 23c 低雑音増幅器(LNA)
- 24 BFP

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009287

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H03L7/18, 7/10, 7/099, H04B1/26

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03L7/06-7/23

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 06-303134 A (Hitachi, Ltd.), 28 October, 1994 (28.10.94), Page 3, right column, line 35 to page 4, left column, line 49; Fig. 2 (Family: none)	1-11
A	JP 2001-339295 A (Kenwood Corp.), 07 December, 2001 (07.12.01), Page 2, right column, line 5 to page 2, right column, line 21; Fig. 4 (Family: none)	1-11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 September, 2004 (06.09.04)Date of mailing of the international search report
21 September, 2004 (21.09.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009287

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, A	JP 2003-318731 A (Sharp Corp.), 07 November, 2003 (07.11.03), Page 2, right column, line 6 to page 2, right column, line 34; Fig. 7 (Family: none)	1-11

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. 7 H03L 7/18, 7/10, 7/099, H04B 1/26

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. 7 H03L 7/06 - 7/23

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国登録実用新案公報 1994-2004年

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 06-303134 A (株式会社日立製作所) 1994. 10. 28, 第3頁右欄第35行-第4頁左欄第49 行, 第2図 (ファミリーなし)	1-11
A	JP 2001-339295 A (株式会社ケンウッド) 2001. 12. 07, 第2頁右欄第5行-第2頁右欄第21行, 第4図 (ファミリーなし)	1-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

06. 09. 2004

国際調査報告の発送日

21. 9. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

甲斐 哲雄

5W

9750

電話番号 03-3581-1101 内線 3575

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, A	JP 2003-318731 A (シャープ株式会社) 2003. 11. 07, 第2頁右欄第6行-第2頁右欄第34行, 第7図 (ファミリーなし)	1-11